

SYD8801: 低功耗蓝牙 4.0 单模 SOC

1.1 综述

SYD8801 是一款低功耗高性能 2.4GHz 蓝牙低功耗 SOC，集成了高性能 2.4GHz 射频收发机、32 位 ARM Cortex-M0 处理器、128kB Flash 存储器、以及丰富的数字接口。SYD8801 片上集成了 Balun 无需阻抗匹配网络，无需外挂晶振负载电容，最大限度地节省 BOM 成本。此外，片上还集成了高效率 DCDC 降压转换器以实现超低功耗，适合用于可穿戴、物联网设备等。

1.2 特点

- 完全兼容蓝牙低功耗 4.0 标准；
- 98dBm 链路预算；
- 低于 10mA 射频收发电流；
- 低功耗高性能 2.4GHz 收发机，片上集成 Balun 无需片外阻抗匹配网络，最大幅度减小 BOM 成本和硬件开发难度；
- 16MHz 和 32.768kHz 晶体振荡器，片上集成负载电容，无需外挂负载电容，节省 BOM 成本和 PCB 面积；
- 高效率 DCDC 降压转换器；
- 32 位 Cortex-M0 处理器，最高操作频率 32MHz；
- SOC 集成 128kB Flash 和 80kB SRAM，支持空中升级功能；
- 双通道 10 位 SAR ADC；
- 集成快速起振 32MHz 和 32.768kHz RC 振荡器；
- 正交解码器；
- 提供多种通信接口：
 - Master I2C x2
 - Master Two/Four-Wire SPI x2
 - UART x2
- 数字外设：
 - LED x3
 - PWM x3
- 支持串口调试；

1.3 应用

- 可穿戴器件（智能手环，智能手表等）
- 人机接口设备（智能遥控器，手柄等）
- 蓝牙模组（透传）
- 健康应用（智能体重秤）
- 智能家居

1.4 关键参数

参数	值
最大发射功率	+4 dBm
接收灵敏度	-94 dBm
射频发射机电流 @0dBm*	7.1 mA
射频接收机电流 *	8.2 mA
睡眠模式电流	<7.5 μ A
深度睡眠模式电流	<2.5 μ A
ROM 大小	24 kB
Flash 大小	128 kB
SRAM 大小	80 kB
电源电压	1.9~3.6 V
GPIO 数量	30
操作温度, Tj	-40~+85 $^{\circ}$ C
封装尺寸	6.0 x 6.0 x 1.0 mm

*在 DCDC @V_{BAT}=3V 下测量所得；

欲知更多信息，请访问我们的主页：
<http://www.syd-tek.com>

目录

SYD8801: 低功耗蓝牙 4.0 单模 SOC	1
1.1 综述.....	1
1.2 特点.....	1
1.3 应用.....	1
1.4 关键参数.....	1
2.0 芯片介绍.....	4
2.1 概述.....	4
2.2 术语.....	4
2.3 管脚定义和信号描述.....	5
3.0 工作指标.....	9
3.1 绝对最大工作额定值.....	9
3.2 推荐工作条件.....	9
3.3 温度范围.....	9
3.4 直流特性.....	10
3.5 交流和时序特性.....	10
3.5.1 16MHz 晶体振荡器	10
3.5.2 32.768kHz 晶体振荡器	11
3.5.3 32MHz RC 振荡器	12
3.5.4 32.768kHz RC 振荡器	12
3.6 射频特性.....	12
3.6.1 发射机射频指标.....	12
3.6.2 接收机射频指标.....	13
4.0 参考设计.....	14
4.1 应用原理图.....	14
4.2 Layout 注意事项.....	14
5.0 机械参数.....	16
5.1 机械尺寸.....	16
5.2 封装标识.....	17
6.0 系统状态和模式.....	18
6.1 操作模式.....	18
7.0 系统描述.....	19
7.1 ARM Cortex M0	19
7.2 存储器.....	19
7.3 蓝牙低功耗核.....	20

7.4	射频收发器.....	20
7.5	通用 ADC.....	21
7.6	电源管理.....	22
7.6.1	DCDC 降压转换器.....	22
7.6.2	GPIO.....	23
7.6.3	Timer.....	23
7.6.4	Watch Dog Timer (WDT)	23
7.6.5	PWM.....	24
7.6.6	LED 控制器.....	24
8.0	数字接口.....	26
8.1	UART.....	26
8.2	I2C	26
8.3	SPI.....	27
8.3.1	封包格式.....	27
8.3.2	写操作.....	27
8.3.3	读操作.....	28
文档修订历史		29

2.0 芯片介绍

2.1 概述

SYD8801 集成了 ARM® Cortex®-M0 处理器，蓝牙 4.0 基带控制核，ROM，Flash，蓝牙调制解调器，射频收发机，片上 Balun，以及针对蓝牙应用的数字接口。该 Cortex M0 可以在计算需求高的应用中最高操作在 32MHz，同时也可以简单数据通信应用中降频操作以节省电流。SYD8801 集成了 DCDC 降压转换器，以提供一个低功耗整体解决方案，从而适合用于可穿戴，物联网等低功耗应用中。

图 1 描述了芯片的架构，后面我们会详细讲述不同模块的功能信息。

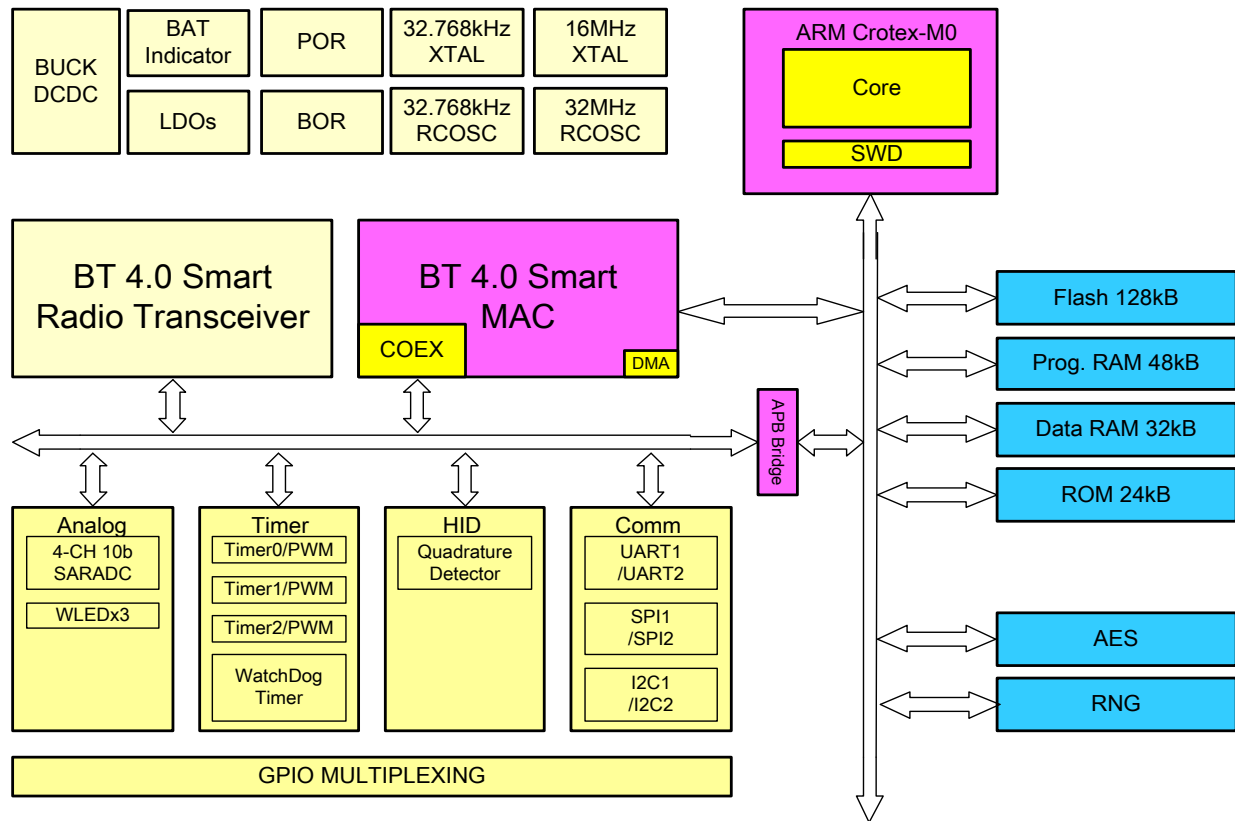


图 1. 功能模块架构图

2.2 术语

符号	描述
GND	地
BiDir	双向
PWM	脉宽调制
HID	人机接口器件
GPIO	通用输入输出管脚

2.3 管脚定义和信号描述

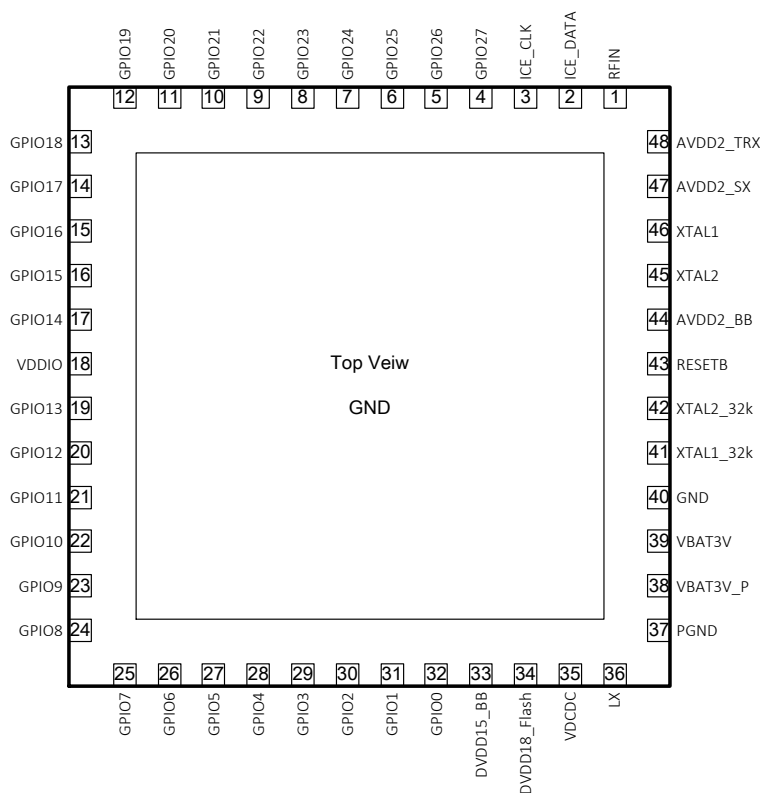


图 2. 管脚定义

表 1. 信号管脚描述

管脚数	信号名称	类型	描述
1	RFIN	BiDir	2.4GHz 收发器射频天线端口
2	ICE_DATA	BiDir	PWM0, or LED0 Serial debug port interface – DATA
3	ICE_CLK	BiDir	PWM1, or LED1 Serial debug port interface – Clock
4	GPIO27	BiDir	GPIO, PWM2, or LED2 I ² C: Data IO, as I2C_SDA0 UART: UART_TXD0
5	GPIO26	BiDir	GPIO, PWM0, or LED0 I ² C: Clock output, as I2C_SCL0, UART: UART_RXD0
6	GPIO25	BiDir	GPIO, Key_T2, PWM1, or LED1 UART: UART_RTS0
7	GPIO24	BiDir	GPIO, Key_T1, PWM2, or LED2 UART: UART_CTS0

管脚数	信号名称	类型	描述
8	GPIO23	BiDir	GPIO, or Key_Z2 I ² C: Data IO, as I2C_SDA1 UART: UART_TXD1
9	GPIO22	BiDir	GPIO, or Key_Z1 I ² C: Clock output, I2C_SCL1 UART: UART_RXD1
10	GPIO21	BiDir	GPIO, PWM1, or LED1
11	GPIO20	BiDir	GPIO, PWM2, or LED2 UART: UART_TXD0
12	GPIO19	BiDir	GPIO, PWM0, or LED0 UART: UART_RXD0
13	GPIO18	BiDir	GPIO, PWM1, or LED1 UART: UART_RTS0
14	GPIO17	BiDir	GPIO, PWM2, or LED2 UART: UART_CTS0
15	GPIO16	BiDir	GPIO, PWM0, or LED0 I ² C: Data IO, I2C_SDA1
16	GPIO15	BiDir	GPIO, PWM1, or LED1 I ² C: Clock output, I2C_SCL1
17	GPIO14	BiDir	GPIO, PWM2, or LED2
18	VDDIO	Power	Power for IO, 1.8V~3.3V
19	GPIO13	BiDir	GPIO
20	GPIO12	BiDir	GPIO
21	GPIO11	BiDir	GPIO
22	GPIO10	BiDir	GPIO
23	GPIO9	BiDir	GPIO SPI4W: Master, Data output, SPI_DO
24	GPIO8	BiDir	GPIO SPI4W: Master, Chip Select, SPI_CSN SPI3W: Master, Chip Select, SPI_CSN
25	GPIO7	BiDir	GPIO SPI4W: Master, Data input, SPI_DI SPI3W: Master, Data IO, SPI_DIO I ² C: Data IO, I2C_SDA0
26	GPIO6	BiDir	GPIO SPI4W: Master, Clock output, SPI_CLK SPI3W: Master, Clock output, SPI_CLK I ² C: Clock output, I2C_SCL0
27	GPIO5	BiDir	GPIO SPI4W: Master, Data output, SPI_DO_1 I ² C: Data IO, I2C_SDA1 UART: UART_TXD0 (开机启动时该 UART 不能用于烧录)
28	GPIO4	BiDir	GPIO SPI4W: Master, Chip Select, SPI_CSN_1

管脚数	信号名称	类型	描述
			I ² C: Clock output, I2C_SCL1 UART: UART_RXD0 (开机启动时该 UART 不能用于烧录)
29	GPIO3	BiDir	GPIO SPI4W: Master, Data input, SPI_DI_1 UART: UART_RTS0
30	GPIO2	BiDir	GPIO, PWM0, or LED0 SPI4W: Master, Clock output, SPI_CLK_1 UART: UART_CTS0
31	GPIO1	BiDir	GPIO, PWM1, or LED1 Analog Input_1 I ² C: Data IO, I2C_SDA1 UART: UART_TXD1
32	GPIO0	BiDir	GPIO, PWM2, or LED2 Analog Input_0 I ² C: Clock output, I2C_SCL1 UART: UART_RXD0
33	DVDD15_BB	Power	内部 1.5V LDO 输出给基带，靠近 Pin33 接 1uF 电容。
34	DVDD18_Flash	Power	内部 1.8V LDO 输出给 Flash，靠近 Pin4 接 1uF 电容。
35	VDCDC	Power	DCDC 1.8V 输出给内部 LDO。
36	LX	Power	DCDC 的开关节点，连接到 DCDC 电感。大电流路径，保持 PCB 走线尽量宽和短。
37	PGND	Power	GND for DCDC
38	VBAT3V_P	Power	DCDC 电源输入管脚，连接到电池或外部电源。推荐添加 10uF 去耦电容，大电流路径，保持 PCB 走线尽量宽和短。
39	VBAT3V	Power	DCDC 电源输入管脚，为 DCDC 内部小电流安静模块供电。保持 PCB 走线尽量宽和短。
40	GND	GND	Connected to GND.
41	XTAL1_32k	In	Crystal input for 32.768kHz XTAL
42	XTAL2_32k	Out	Crystal output for 32.768kHz XTAL
43	RESETB	In	Active_L signal for HW reset. 推荐添加 RC POR(R=100k, C= 100nF)后连接到 VDDIO 电源；
44	AVDD2_BB	Power	内部基带 LDO 电源输入，推荐在靠近 Pin44 旁接 0.1uF 电容。
45	XTAL2	Out	Crystal output for 16MHz XTAL
46	XTAL1	In	Crystal input for 16MHz XTAL
47	AVDD2_SX	Power	内部频率综合器 LDO 电源输入，推荐在靠近 Pin47 旁接 0.1uF 电容
48	AVDD2_TRX	Power	内部收发机 LDO 电源输入，推荐在靠近 Pin48 旁接 0.1uF 电容

*必须使用 GPIO26 27 当做 flash 烧录管脚，不能把 GPIO4&5 当做 flash 烧录管脚！

*在开发板上保留手动 reset 按钮，以便烧录 flash！

表 2. GPIO 模式选择

GPIO_#	0	1	2	3	4	5
GPIO0	GPIO0	Analog Input 0		I2C_SCL1	UART_RXD1	PWM2/LED2
GPIO1	GPIO1	Analog Input 1		I2C_SDA1	UART_TXD1	PWM1/LED1
GPIO2	GPIO2	M_SPICK_1			UART_CTS0	PWM0/LED0
GPIO3	GPIO3	M_SPIDI_1			UART_RTS0	
GPIO4	GPIO4	M_SPICSN_1		I2C_SCL1	UART_RXD0	
GPIO5	GPIO5	M_SPIDO_1		I2C_SDA1	UART_TXD0	
GPIO6	GPIO6	M_SPICK_0	M_SPICK_0	I2C_SCL0		
GPIO7	GPIO7	M_SPIDI_0	M_SPI_IO_0	I2C_SDA0		
GPIO8	GPIO8	M_SPICSN_0	M_SPICSN_0			
GPIO9	GPIO9	M_SPIDO_0				
GPIO10	GPIO10					
GPIO11	GPIO11					
GPIO12	GPIO12					
GPIO13	GPIO13					
GPIO14	GPIO14					PWM2/LED2
GPIO15	GPIO15			I2C_SCL1		PWM1/LED1
GPIO16	GPIO16			I2C_SDA1		PWM0/LED0
GPIO17	GPIO17				UART_CTS0	PWM2/LED2
GPIO18	GPIO18				UART_RTS0	PWM1/LED1
GPIO19	GPIO19				UART_RXD0	PWM0/LED0
GPIO20	GPIO20				UART_TXD0	PWM2/LED2
GPIO21	GPIO21					PWM1/LED1
GPIO22	GPIO22			I2C_SCL1	UART_RXD1	
GPIO23	GPIO23			I2C_SDA1	UART_TXD1	
GPIO24	GPIO24				UART_CTS0	PWM2/LED2
GPIO25	GPIO25				UART_RTS0	PWM1/LED1
GPIO26	GPIO26			I2C_SCL0	UART_RXD0	PWM0/LED0
GPIO27	GPIO27			I2C_SDA0	UART_TXD0	PWM2/LED2
ICE - CLK	ICE - CLK					PWM1/LED1
ICE - SDA	ICE - SDA					PWM0/LED0

3.0 工作指标

3.1 绝对最大工作额定值

表 1. 绝对最大工作额定值

参数	符号	最小.	最大	单位	注释
V _{BAT3V} Voltage	V _{BAT3V}	-0.4	V _{BAT3V} +0.3	V	
I/O Voltage	V _{DDIO}	-0.4	V _{DDIO} +0.3	V	
Relative Humidity	RH	0	50	%	Non-condensing, Non-biased
ESD	ESD _{HBM}		2	kV	Class 2 on all pins, as per human body model. JESD22-A114E with 15 sec zap interval.

备注:

1. 在常温下测量
2. 超出最大额定值可能导致器件损坏
3. 长时间工作在绝对最大额定条件下可能影响器件的可靠性
4. 不保证在最大额定值条件下的功能, 应当严格工作在推荐操作条件下

3.2 推荐工作条件

表 2. 推荐操作条件

参数	符号	最小	典型	最大	单位	注释
Ambient Temperature	T _A	-40	25	85	°C	
Operating Junction Temperature	T _J	-40	-	85	°C	
Power Supply Voltage for Buck DCDC converter	V _{BAT3V}	1.9	3.3	-	V	DCDC 电源输入, 包含过冲
I/O Supply Voltage	V _{DDIO}	1.8	3.3	-	V	包含过冲
Power Regulator Output Voltage	V _{DVDD15_BB}	1.4	1.5	1.65	V	内部数字电路电源电压
	V _{DVDD18_Flash}	1.7	1.8	2.1	V	内部 flash 电源电压
Serial Clock Frequency	SPI_CLK	-	-	2	MHz	
	I2C_SCL	-	400 ¹	1000 ²	KHz	

备注: 在超出指定工作温度范围时, SYD 不保证器件性能

3.3 温度范围

表 3. 温度指标

参数	符号	最小	典型	最大	单位	注释
Storage Temperature	T _S	-40	-	125	°C	
Lead-free Solder Temperature	T _P	-	-	245	°C	Refer to Package Handling Information document

3.4 直流特性

表 4. 直流电气特性

参数	符号	最小	典型	最大	单位	注释
DCDC Converter Input Voltage	V_{BAT3V}	1.8	3.3	-	V	
DCDC Converter Output Voltage	V_{Buck_OUT}	1.8	3.3	-	V	
DCDC Converter Output Current	I_{Buck_Out}	-	-	40	mA	Max current w/i keep setting output voltage
DCDC Converter Output Ripple	R_{Buck}	-	30	-	mV	Max. Ripple on DCDC converter output (Peak to Peak)

功耗²

TX RF Current @Pout = 0dBm			7.1		mA	@ $V_{BAT3V} = 3V$ with DCDC Buck enable
RX RF Current @sensitivity level			8.2		mA	@ $V_{BAT3V} = 3V$ with DCDC Buck enable
Supply Current @ Sleep	I_{SLEEP}	-	7.6	-	μA	@ $V_{BAT3V} = 3V$ with DCDC Buck enable
Supply Current @ Deep sleep	I_{PD}	-	2.5	-	μA	@ $V_{BAT3V} = 3V$ with DCDC Buck enable

备注:

1. 电气特性在推荐操作条件下测量所得
2. 所有参数皆在该条件下测量: $V_{BAT3V} = 3.0V$, DCDC Buck enable mode at $T_A = 25^\circ C$

3.5 交流和时序特性

3.5.1 16MHz 晶体振荡器

16MHz 皮尔斯晶体振荡器的设计具有低功耗和高稳定度, 该 16MHz 皮尔斯晶体振荡器在内部已做校准, 无需外部负载电路。在芯片内部集成两个针对 9pF 负载晶体的可校准负载电容阵列, 数字控制电容阵列可以方便调节晶振频率精度。简化的 16MHz 皮尔斯晶体振荡器如图 3 所示。

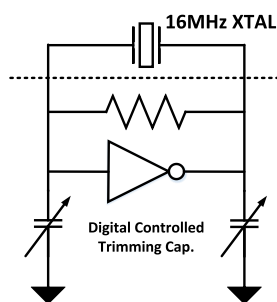


图 3. 16MHz 晶体振荡器电路

表 5. 16MHz 晶体振荡器指标

参数	符号	最小	典型	最大	单位	条件
Crystal Oscillator Frequency	F_{X16M}	-	16		MHz	
Crystal Oscillator Frequency tolerance	F_{X16M_TOL}	-	± 20	± 40	ppm	Frequency tolerance depends on XTAL Spec.
Equivalent series Resistor	ESR_{X16M}		30	100	Ω	
Loading Capacitor	C_{L_X16M}		9		pF	Built in digital controlled trimming loading cap, no external cap needed.
XTAL Drive Power	P_{DRIVE_X16M}			100	μW	
XTAL Start Up Time	T_{START_X16M}		0.4	1	ms	

备注: 电气特性在推荐操作条件下测量所得

3.5.2 32.768kHz 晶体振荡器

32.768kHz 晶体振荡器为 12pF 负载电容晶体而设计，芯片内部集成了负载电容，无需外挂负载电容。该 32.768kHz 时钟主要被用于作为睡眠或深度睡眠模式。

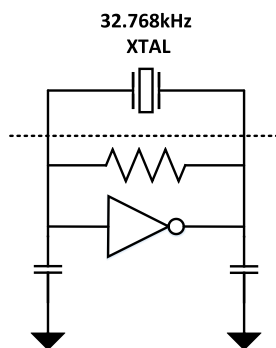


图 4. 32.768kHz 晶体振荡器电路

表 6. 32.768kHz 晶体振荡器指标

参数	符号	最小	典型	最大	单位	条件
Crystal Oscillator Frequency	F_{X32k}		32.768		kHz	
Crystal Oscillator Frequency tolerance	F_{X32k_TOL}		± 20		ppm	Frequency tolerance depends on XTAL Spec.
Equivalent series Resistor	ESR_{X32k}		50	80	$k\Omega$	
Load Capacitor	C_{L_X32k}		12		pF	Built internal fixed load cap for 12pF XTAL
XTAL Drive Power	P_{DRIVE_X32k}			1	μW	
XTAL Start Up Time	T_{START_X32k}		0.3	1	s	

3.5.3 32MHz RC 振荡器

32MHz RC 振荡器为快速唤醒和高速计算应用而设计。因为 RC 振荡器自身属性决定其精度稳定性不如晶体振荡器，所以在切换到 32MHz RC 振荡器之前，需要通过配置先对其进行校准。32MHz RC 振荡器的启动速度远快于 16MHz 晶体振荡器。

表 7. 32MHz RC 振荡器指标

参数	符号	最小	典型	最大	单位	条件
RC Oscillator Frequency	F_{RC32M}		32		MHz	
RC Oscillator Frequency tolerance	F_{RC32M_TOL}		± 1	± 5	%	Calibration needed before switching to RC oscillator mode
Oscillator Start Up Time	T_{ST_RC32M}		2.5		us	

备注: 电气特性在推荐操作条件下测量所得

3.5.4 32.768kHz RC 振荡器

32.768kHz RC 振荡器是为了替换 32.768kHz 晶体振荡器而设计，其精度和稳定性不如 32.768kHz 晶体振荡器，主要用于一些对功耗较为不严格的低成本应用中（用以替代 32kHz 晶振以节省成本）。在使用中需要通过软件配置定期进行校准。

表 10. 32.768kHz RC 振荡器指标

参数	符号	最小	典型	最大	单位	条件
RC Oscillator Frequency	F_{RC32k}		32.768		kHz	
RC Oscillator Frequency tolerance	F_{RC32k_TOL}		± 2		%	
RC Oscillator Frequency tolerance, Calibrated	F_{RC32k_TOL}		± 250	± 500	ppm	Calibration needed before switching to RC oscillator mode
Start Up Time	T_{START_X16M}		100		us	

备注: 电气特性在推荐操作条件下测量所得

3.6 射频特性

3.6.1 发射机射频指标

表 11. 发射机指标

参数	符号	最小	典型	最大	单位	条件
Frequency Range	FR_{TX}	2402	-	2480	MHz	
Max. Output Power	P_{O_MAX}	-		4	dBm	
Default Output Power	P_{O_DEF}		0		dBm	
Output Power Adjust Range	P_{O_ADJ}	-30		4	dBm	
Output Power Variation	P_{O_VAR}		2.0		dBm	All channels TX power variation
TX 20dB Bandwidth	BW_{20dB}			1150	kHz	
1 st Adjacent Channel Power	P_{AIC1}			-20	dBc	
2 nd Adjacent Channel Power	P_{AIC2}			-40	dBc	
Delta F1 Frequency Deviation	Δf_{1AVG}	225		275	kHz	
Delta F2 Frequency Deviation	Δf_{2AVG}	185			kHz	
AVG Delta F2/ Delta F1	Δf_{AVG}	0.8				$\Delta f_{2AVG}/\Delta f_{1AVG}$
Frequency Offset	F_{OFFSET}	-150		150	kHz	

Carrier Frequency Drift	CF_{DRIFT}			50	kHz	
Carrier Frequency Drift rate	CF_{DRIFT_Rate}			20	kHz/50 μ s	
2 nd Harmonics Power Level	Har _{2nd}			-40	dBm	@Pout = 0dBm
3 rd Harmonics Power Level	Har _{3rd}			-45	dBm	@Pout = 0dBm

备注: 电气特性在推荐操作条件下根据 BLE 测试规范而测量所得

3.6.2 接收机射频指标

表 8. 接收机指标

参数	符号	最小	典型	最大	单位	条件
Frequency Range	FR _{RX}	2402		2480	MHz	
Maximum Input Power	RX _{MAX}		0		dBm	With PER <30.8%
Ideal Signal Sensitivity	SEN _{IDEAL}		-94	-93	dBm	All channels
Dirty Signal Sensitivity	SEN _{DIRTY}		-91	-90	dBm	All channels

C/I and Selectivity

C/I Co-Channel	C/I _{CO}		9		dB	
C/I Adjacent +1MHz	C/I _{1M}		-1		dB	
C/I Adjacent +2MHz	C/I _{2M}		-35		dB	
C/I Adjacent $\geq$ +3MHz	C/I _{3M}	-40	-48		dB	
C/I Image Channel	C/I _{IMG}		-25		dB	
C/I Image+1M Channel	C/I _{IMG+1M}		-35		dB	

Inter-Modulation Performance

IMD performance	IMD		-24		dBm	3rd, 4th and 5th offset channel
-----------------	-----	--	-----	--	-----	---------------------------------

Blocking Performance

Blocking 30~2000MHz	P _{BLK_30~2000} MHz	-10			dBm	
Blocking 2003~2399MHz	P _{BLK_2003~23} 99MHz	-30			dBm	
Blocking 2484~2497MHz	P _{BLK_2484~24} 97MHz	-30			dBm	
Blocking 3000MHz~12.75GHz	P _{BLK_3~12.75G} Hz	-10			dBm	

备注: 电气特性在推荐操作条件下根据 BLE 测试规范而测量所得

4.0 参考设计

4.1 应用原理图

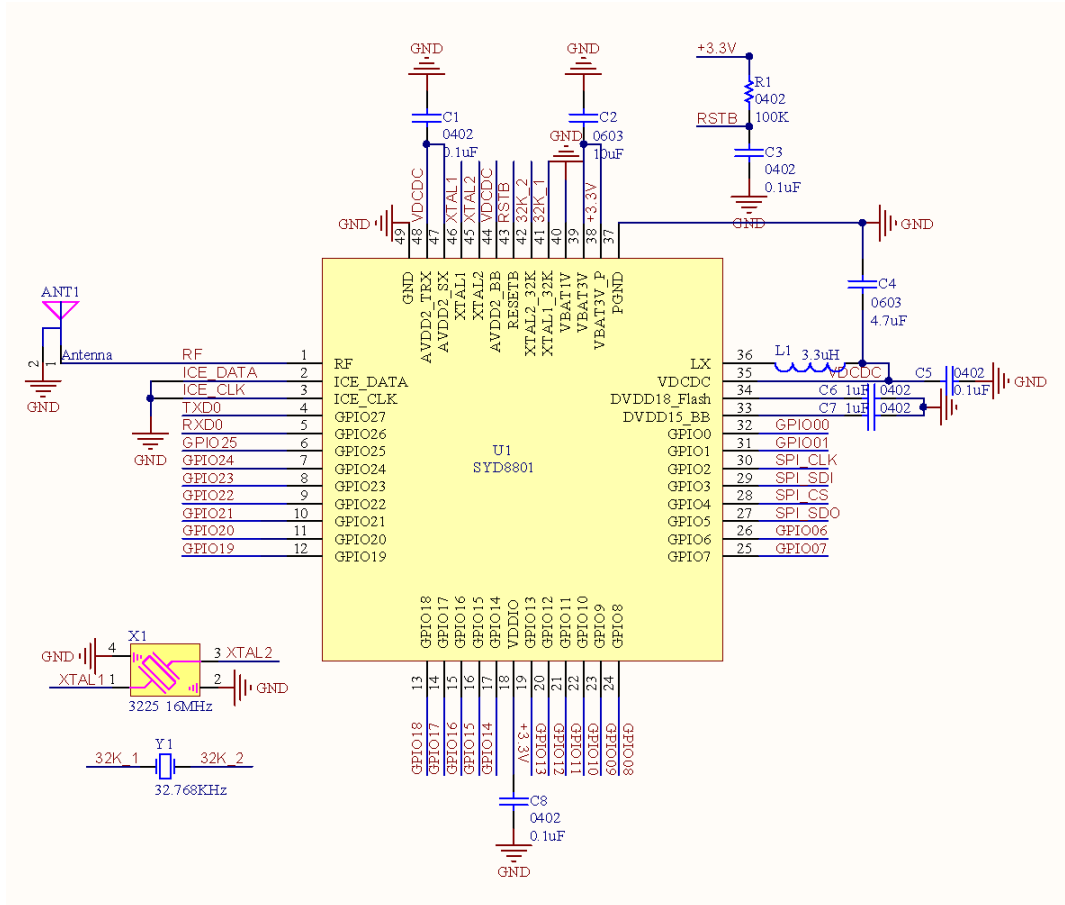


图 5. 参考应用电路（串口透传）

4.2 Layout 注意事项

PCB 布局对于减小电容电感寄生和提高 RF 性能非常重要。

请严格遵守以下参考注意事项，以获得优化的性能：

1. 保证 RF 50 欧姆阻抗匹配走线周围连续良好接地。
2. 靠近 LX 管脚放置 BUCK DCDC 转换器的电感，保持走线尽可能短、直观和足够宽。
3. 贴近 VDCDC PIN 放置去耦电容 C5。
4. VBAT3V 和 VBAT3V_P 不能在 PIN 处直接相连，应当星形连接至 3.3V 电源；10uF C2 靠近 VBAT3V_P，0.1uF C9 靠近 VBAT3V；
5. 37 脚 PGND 直接 VIA 到 gnd plane（四层板），或者直接 VIA 到 bottom layer（两层板），不能直接在 TOP layer 直接跟 gnd 相连；**PGND 为 DCDC 的 gnd，很脏。

6. 49 脚 GND 在除去 PGND 那个角落外的剩余 3 个角落跟 top layer GND 连在一起，同时打 9 个 VIA 到 bottom layer GND；
7. 所有的反馈走线，先走线到去耦电容，再走线到芯片管脚。
8. 尽量靠近晶振管脚放置无源晶振，以减小寄生电容和对其他电路的干扰。
9. 保证无源晶振下方的地平面连接良好。
10. 尽量避免走长线到无源晶振，以减小寄生电容和形成电流环路。
11. 不要在 RF 走线和晶振区域下方的 PCB 背面走任何强干扰数字信号线，以避免干扰导致性能恶化。
12. 保持所有数字走线，尤其是高速时钟走线或高速翻转信号，尽量远离晶振/模拟/射频区域。
13. 在 QFN thermal PAD 下方放置 9 个以上到地的 VIA，以获得良好的芯片接地效果和散热性能。

5.0 机械参数

5.1 机械尺寸

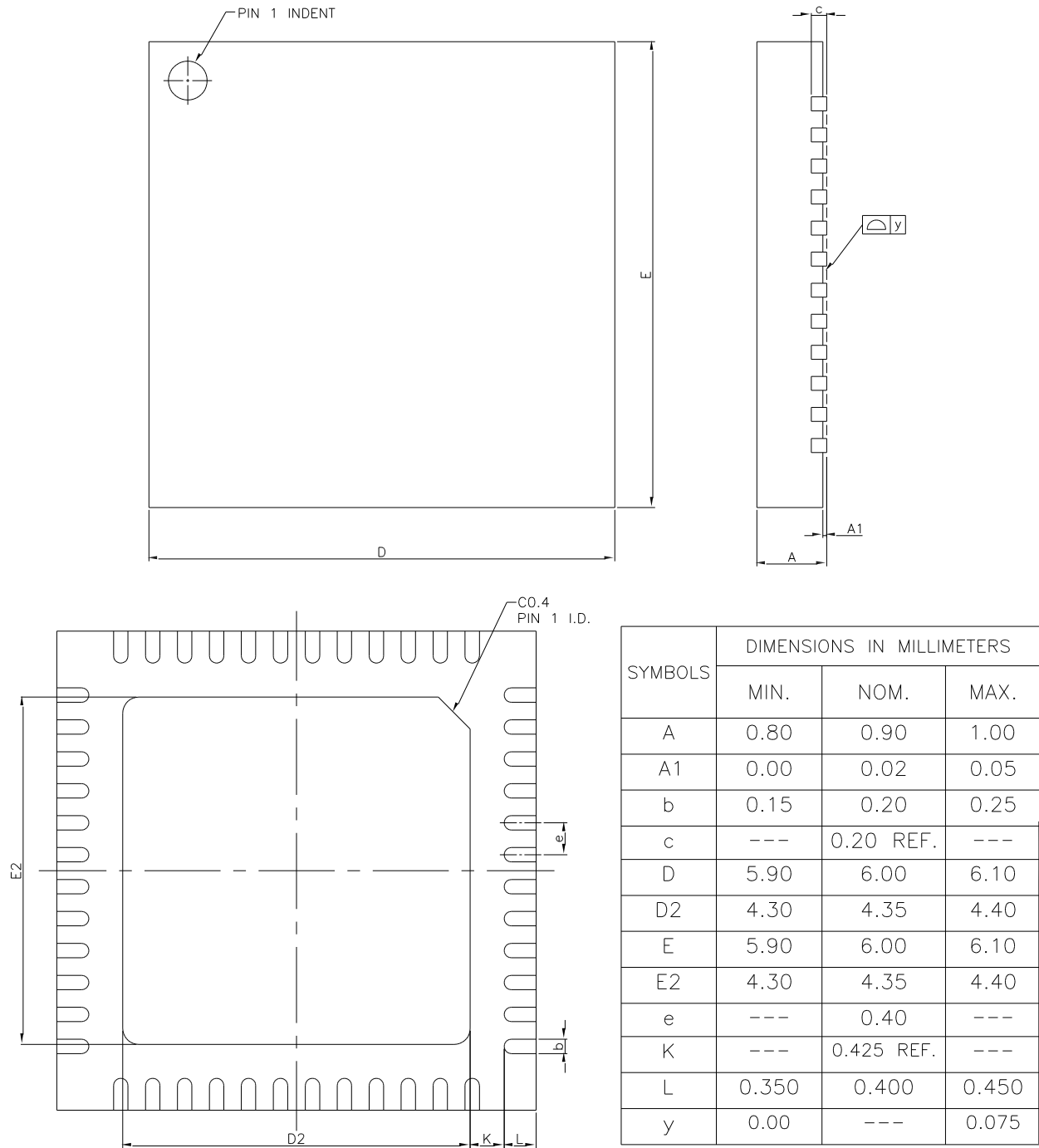


图 6. 封装轮廓图和尺寸

5.2 封装标识

参考图 7 芯片上方的代码标识:



图 7. 封装标识

表 9. 标识代码含义

代码	描述
LYWWXXXX	SYD 日期代码 Y: 封装年份 e.g. (Yearly 2016) -> 6 WW: 封装周数 e.g. (Weekly 53) -> 53 XXXXX: 序号 e.g. 433CE

6.0 系统状态和模式

6.1 操作模式

状态	功能描述
深度睡眠	除 retention cell 和 I/O 管脚外的所有电源关闭，所有时钟关闭；系统可以通过配置外部管脚来唤醒，唤醒时 SYD8801 将重启；
睡眠	系统高速时钟关闭，睡眠时钟 32.768kHz 仍然工作，核心引擎电源关闭；SYD8801 有两种模式。当 CPU 使用蓝牙收发器的 16MHz 晶体振荡器时，CPU 将保持跟蓝牙同步，在连接空闲期间进入睡眠模式；当 CPU 采用独立的内部 32MHz RC 时钟时，CPU 睡眠模式可以独立设置，可通过计时器或蓝牙中断来唤醒；
待机	蓝牙开机启动后的缺省进入模式，除射频模块外的所有模块处于活动状态；
发射	当蓝牙链路层决定发送封包时，进入该状态；
接收	当蓝牙链路层决定接收封包时，进入该状态；

7.0 系统描述

7.1 ARM Cortex M0

ARM® Cortex®-M0 处理器是最精简的 ARM 处理器，它提供了最低的功耗和实现 32 位性能的最精简代码。用户友好的处理器架构，方便用户轻易快速地开发应用。

SYD8801 支持动态操作频率调整，以更好地支持跟中不同计算需求应用，操作频率可以设定在 8MHz 到 32MHz 的范围内。CPU 可以配置成使用内部 32MHz RC 振荡器或者 16MHz 晶体振荡器。当使用 32MHz RC 振荡器时钟时，MCU 可以相对蓝牙链路层独立运行或独立开关。当使用 16MHz 晶振时钟时，必须服从蓝牙协议的工作周期。不过，蓝牙的工作周期可以由 MCU 决定。

SYD8801 支持串口调试 (Serial-Wire Debug)，从而通过两个管脚提供强大的调试和追踪功能。

SYD8801 集成了 24kB ROM，其中包含了启动代码和蓝牙协议栈，同时集成了用于 Profile/application 的 128kB Flash、48kB 程序 SRAM、以及 32kB 数据 SRAM。

7.2 存储器

- ROM: 24kB internal ROM is for the Boot code and Bluetooth Low Energy protocol stack firmware.
- Code RAM (PRAM): 48kB Code RAM is reserved for programming code loaded from flash. All 48kB is available for application
 - 0x0000 0000 ~ 0x0000 6000 (24kB) is ROM Code address.
 - 0x0000 6000 ~ 0x0001 2000 (48kB) is Application Code address.
- Data RAM: 32kB Data RAM is storing data contents. For Data RAM, 3kB will be used up by ROM, only 29kB is available for application.
 - 0x2000 0000 ~ 0x2000 0C00 (3kB) is used by ROM.
 - 0x2000 0C00 ~ 0x2000 8000 (29kB) is available for application
- Flash: 128kB SPI flash is integrated for firmware and data storage.

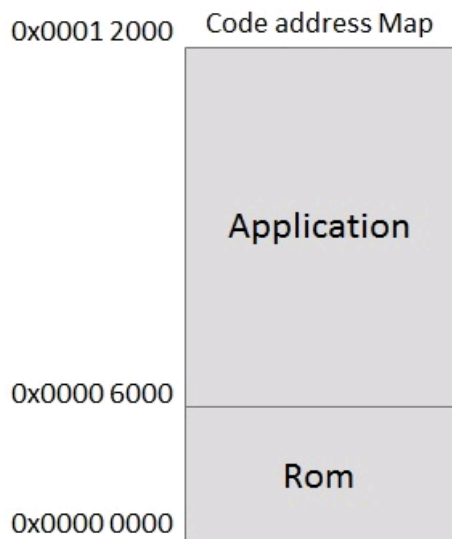


图 8. Code RAM 地址映射

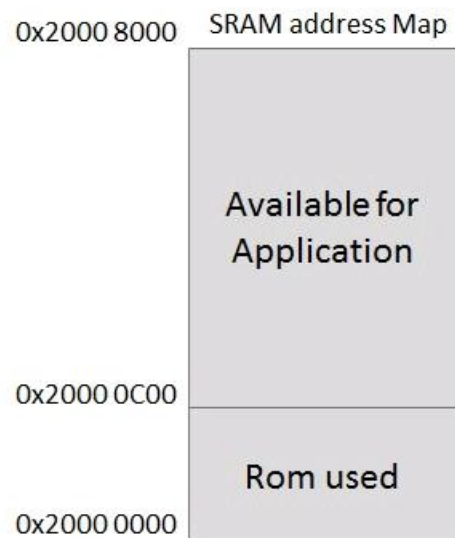


图 9. Data RAM 地址映射

7.3 蓝牙低功耗核

SYD8801 蓝牙低功耗核通过了 SIG 认证。完全兼容蓝牙 4.0 slave 控制器。提供如下特性：

- Bluetooth low energy stack: All layers up to GATT including (PHY, LL, HCI, L2CAP, GAP, SM, ATT/GATT)
- Slave-Role Link layer
 - Slave-required PDU types
 - Encryption/Decryption
- L2CAP
 - Slave connection update
 - Attribute channel
 - Security channel
- GAP/ATT/GATT: Mandatory protocols
- Security Management
 - Key generation and passing
 - Automatic security engine
- DTM: For RF qualification
- Profile configuration
 - Initialization
 - Flexibility and testability

7.4 射频收发器

SYD8801 集成了满足蓝牙射频要求的高性能 2.4GHz 射频收发器。片上集成了 balun（天线进来的单端到差分转换器），无需外部 LC 阻抗匹配网络，大幅降低 BOM 成本和 PCB 面积。发射链路里的高效功率放大器可以发射高达 4dBm 的发射功率（BLE class2），同时，采用先进低中频架构的接收机，通过优秀的设计，实现低至-94dBm 的接收灵敏度，和优异的 ACI 抗干扰性能，在 2.4GHz ISM 频段复杂的工作环境中，仍然表现出良好的接收性能。

7.5 通用 ADC

SYD8801 集成了 10 位低功耗通用模数转换器（GPADC），GPADC 采样率为 32kHz。每一次量测，花费 150us 来进行数据采集。通过切换 GPADC 输入到不同的 GPIO，该 GPADC 可以最大支持 4 通道，其中两通道被用于检测电池电压(V_{BAT3V} , V_{BAT1V})，其余两通道可通过配置以检测 GPIO0 或 GPIO1。为了达到更高的精度，GPADC 内部的参考电压在芯片出厂时已经完成校准（需从 eFuse 中读出），从而可以广泛用于电源监测、温度侦测、模拟信号采样等应用。

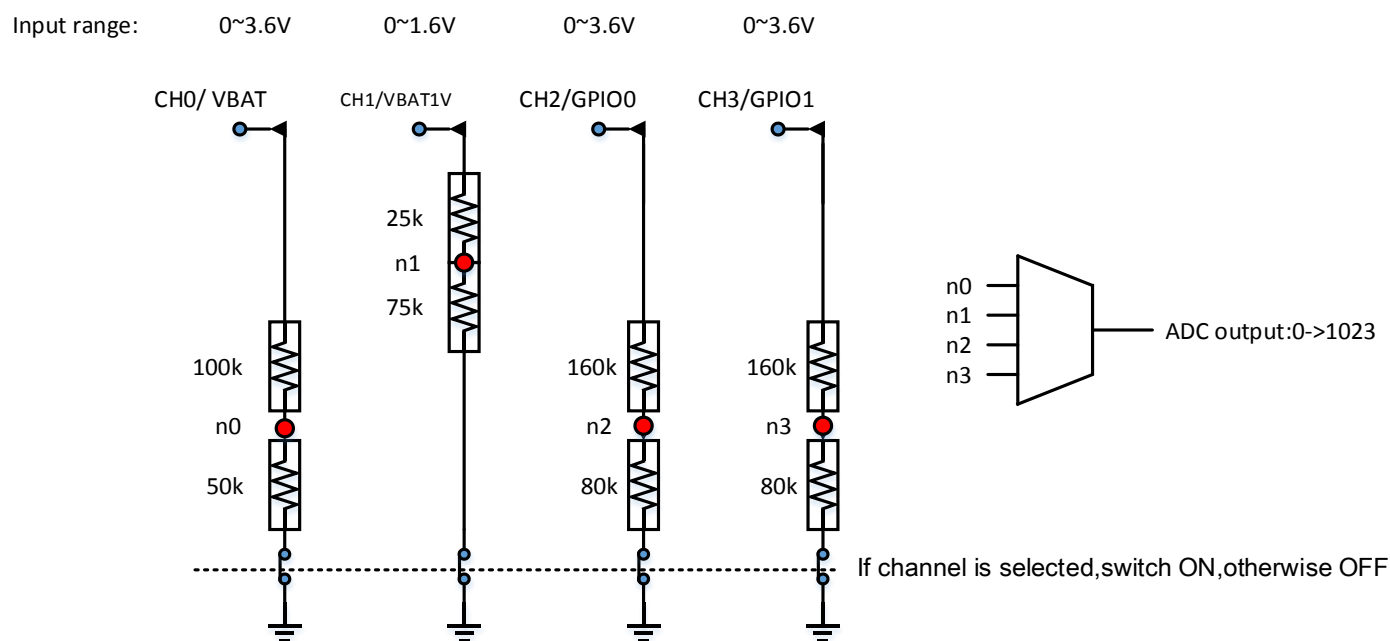


图 10. GPADC 输入通道选择和电阻分压器配置

7.6 电源管理

SYD8801 集成了一个电源管理单元，为手持或穿戴设备提供 DCDC 降压功能。该 DCDC 降压转换器把一个较高的电池电压转换到一个较低的内部电压，通过开关电源电路来实现最小的能量损耗和最高的效率。它能在变化的负载电流情况下一直提供优秀的能量转换效率。当电池电压低至 DCDC 转换器的最低电源电压时，可以直接旁路掉 DCDC。SYD8801 同时也支持外部 DCDC。SYD8801 支持 1.8V~3.6V 宽电源电压输入，可配置的 1.8V~3.6V 输出，从而可以工作在不同种类电池应用中。

7.6.1 DCDC 降压转换器

高性能 DCDC 转换器能够延长电池使用时间。为了最大限度延长电池使用时间，DCDC 转换器设计了一个可选的旁路模式，从而在如睡眠模式等轻负载电流模式下可以通过旁路 DCDC 来避免 DCDC 本身的电流消耗。

DCDC 转换器电池输入和 DCDC 输出的电压降，有效地降低了芯片从电源消耗的能量 ($P=I*V$)。为了获得良好的 DCDC 转换效率，直流寄生阻抗(R_{DC})应当小于 0.25 欧姆。

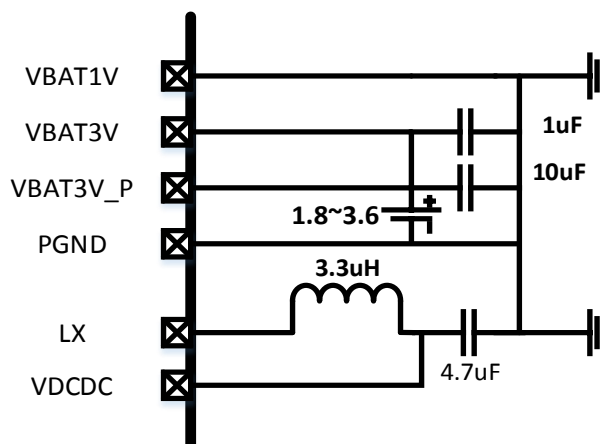


图 11. DCDC 降压转换器配置

表 10. DCDC 降压 转换器指标

Parameters	Symbol	Min.	Typ.	Max.	Unit	Conditions
Input Voltage	$V_{In,Buck}$	1.8	3.3		V	
Output Voltage	$V_{DCDC,Buck}$	1.8	3.3		V	
Converting Efficiency	Eff_{Buck}		88		%	@20mA Loading current
Maximum Load Current	$I_{Load,Buck}$			40	mA	
Output Ripple Voltage	$V_{RIPPLE,Buck}$		30		mV	

7.6.2 GPIO

SYD8801 提供 28 个 GPIO 和 2 个输出端口（ICE_CLK, ICE_DATA）。在 SYD8801 上电启动时，ICE_CLK 和 ICE_DATA 管脚务必设置为低电平，在开机后，ICE_CLK 和 ICE_DATA 可以配置为输出管脚。

7.6.3 Timer

SYD8801 提供 4 个 32 位宽的 timer，Timer0~Timer3 工作在 32.768kHz 时钟下，32.768kHz 时钟可以在 32.768kHz 晶振时钟 或 32kHz RC LPO 振荡器时钟中选取。Timer 中断可以用来唤醒睡眠或者深度睡眠模式中的 CPU。Timer3 为 Rom 代码保留。

7.6.4 Watch Dog Timer (WDT)

SYD8801 提供 16 位倒计时看门狗以完成监测功能，同样工作在 32.768kHz 时钟下，最大提供 2s 的监测时间，以实现在系统硬件错误或者程序错误时重启系统。

7.6.5 PWM

SYD8801 集成了可调的 PWM 发生器，可以通过单独的寄存器来控制不同的 PWM 发生器，并通过数据选择器（MUX）输出到 3 个不同的 GPIO。最小的正或负 PWM 宽度为 1/32ms（步长），1~255 步的设置范围可实现灵活的应用。可以通过预先设定好 PMW duty 的 PMW 信号来控制 Buzzer 或者 LED dimming。

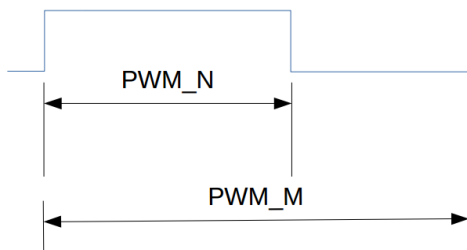


图 12. PWM 时序设置图

7.6.6 LED 控制器

SYD8801 集成了 LED 控制，从而提供常用的开关模式和呼吸灯模式。最小的 LED 开启时间宽度为 1/32s（步长），最大 255 步调节控制。

LED 反复开关模式下的重复 times 应当被配置在 1~127 times 之间，寄存器表对此会有详细的设置描述。T1, T2, T3 为 8 位宽度控制寄存器，最小步长为 31.25ms。

呼吸灯模式下，min、max、T4 都是 8 位宽度控制寄存器，最小步长 0.5ms。定义 sp 为呼吸模式加速度，可通过 4 位宽度控制寄存器来调节，最小步长 31.25us。

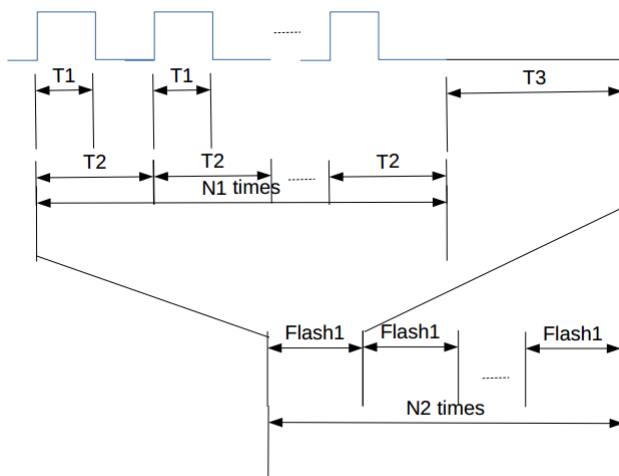


图 13. LED 开-关设置图

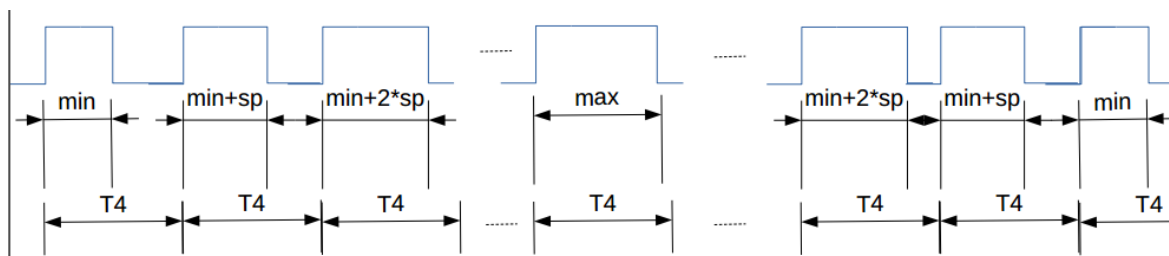


图 14. LED 呼吸灯设置图

8.0 数字接口

8.1 UART

针对 device 间串行异步通信，SYD8801 集成了两组 UART 接口（UART0, UART1）。其中 UART-0 拥有 CTS/RTS 和 flow control for option（UART1 没有）。采用 8-n-1 标准数据帧格式，即 8 位（8）数据位，无（n）奇偶校验位，1（1）停止位。如下图所示：



图 15. UART 数据帧

图 11. UART 特性

Parameters	Symbol	Min.	Typ.	Max.	Unit	Conditions
Baud Rate	BR	1200		921600	bps	
Baud Rate Accuracy	BR _{Accu}			3.0	%	

8.2 I2C

针对 device 间两线双向通信，SYD8801 集成了两组 I2C 接口（I2C_0, I2C_1）。I2C 支持宽范围的数据率，可通过寄存器配置为 31.25kHz 到 1000kHz 之间的数据率。支持多种读模式：当前读取，随机读取，以及顺序读取。写模式支持字节和页写入。

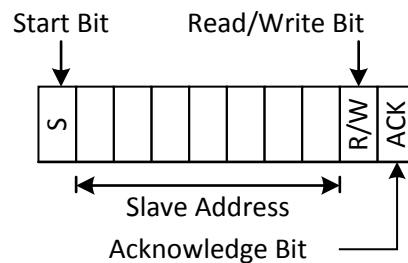


图 16. I2C 控制字格式

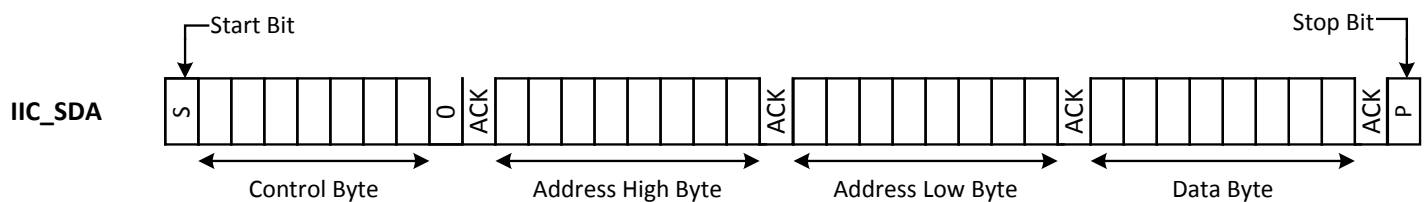


图 17. I2C 字节写入格式

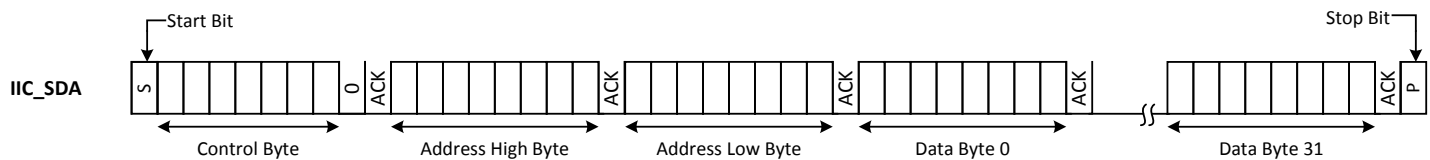


图 18. I2C 页写入格式

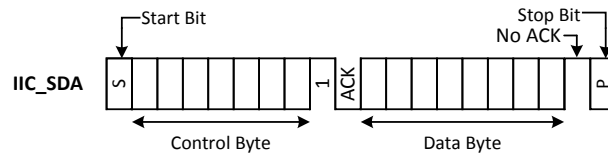


图 19. I2C 当前读取格式

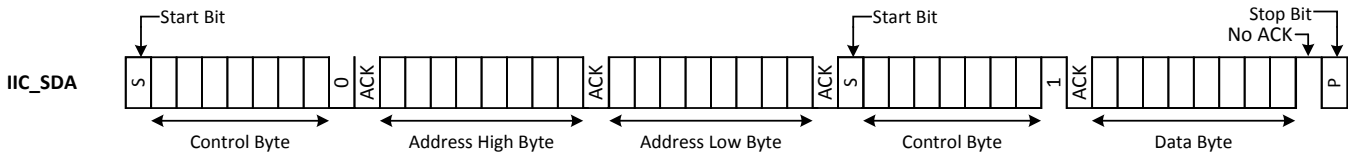


图 20. I2C 随机读取格式

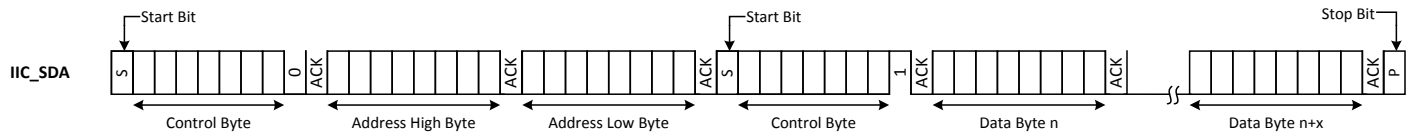


图 21. I2C 顺序读取格式

8.3 SPI

SYD8801 同时为 SPI 接口提供了两组配置。一组是 4 线 SPI：CSN (chip select), SCLK (clock), SDI (MOSI data) 和 SDO (MISO data)，另外一组是 2 线或 3 线 SPI 接口：CSN (chip select) – optional, SCLK (clock), SDIO (bi-directional Data)。这两组配置仅支持 master 操作，不支持 slave 操作。

8.3.1 封包格式

传送协议包含两种操作模式：

- 写操作
- 读操作

两种操作模式都由两字节构成，首字节包含地址（7bit）和指示数据方向的 bit-7 MSB，第二字节包含传送数据。

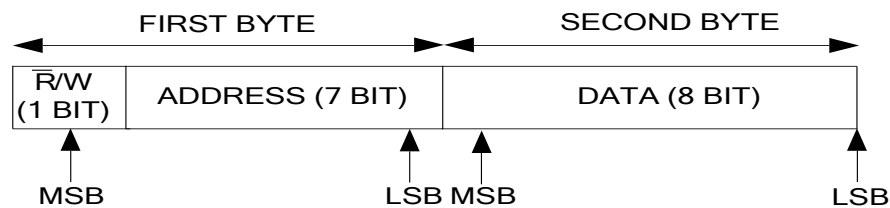


图 22. 4 线 or 3/2-线 SPI 传输协议

8.3.2 写操作

SYD8801 始终会初始化写操作，写操作包含两个字节，从主机控制器传到 device。首字节包含 7 位地址和始终为 1 的 MSB 以指示数据方向。第二字节包含 8 位数据。SCLK 用以同步通信。SYD8801 在 SCLK 的下降沿改变 SDIO 或 SDI，device 在 SCLK 的上升沿读取 SDIO 或者 SDI。

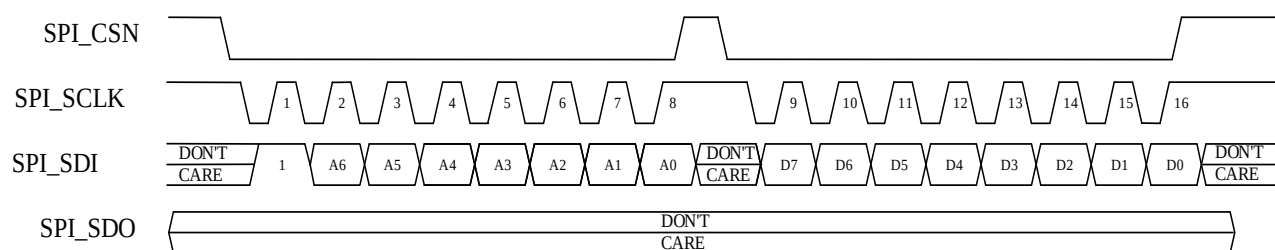


图 23. 4-线 SPI 写操作

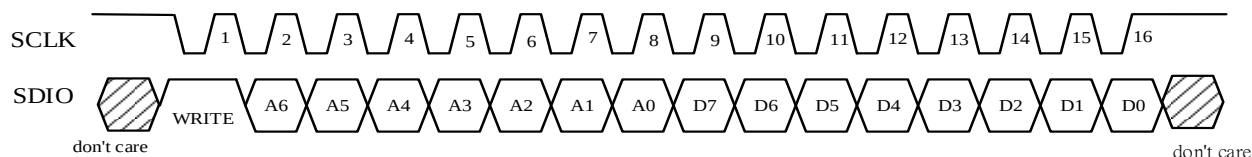


图 24. 3/2-线 SPI 写操作

8.3.3 读操作

主机控制器初始化读操作，包含两个字节。首字节包含 7 位地址和始终为 0 的 MSB 以指示数据方向。第二字节包含 slave device 驱动的 8 位数据。SPI_SCLK 用以同步通信。对于 2 线/3 线 SPI，SDIO 在 SCLK 的下降沿改变，在 SCLK 的上升沿读取。SYD8801 放开 SDIO 总线，并在最后一位地址位的下降沿把 SDIO 总线控制交给 device。

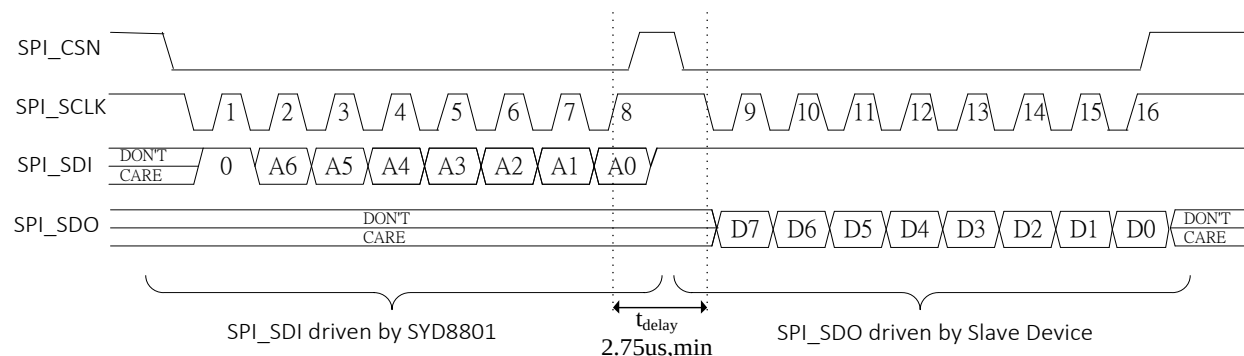


图 25. 4-线 SPI 读操作

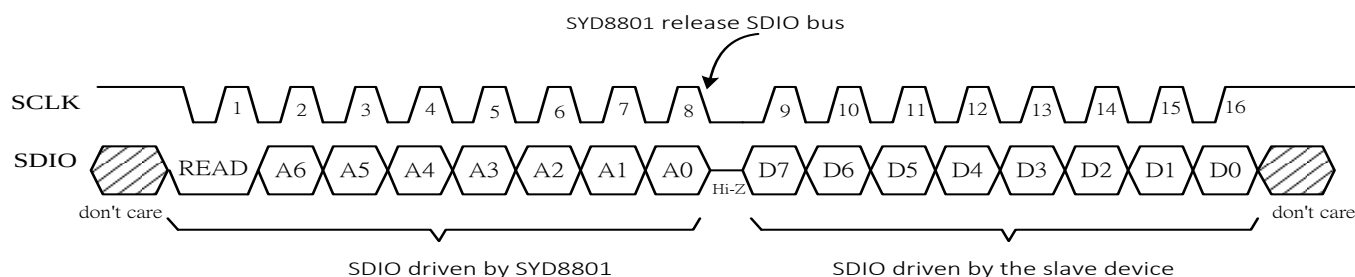


图 26. 3/2-线 SPI 读操作

文档修订历史

版本号	日期	描述
1.0	20160220	第一版;
2.0	20160923	第二版 修正拼写错误, 修改 layout 指导规则;

SYD 官方网站: <http://www.syd-tek.com>

SYD 技术支持: <http://bbs.syd-tek.com>