

### 主要性能

- 芯片集成两个 12 位 DAC
- DAC 的梯度阻抗匹配为 0.5%
- 四象限乘法计算
- 低增益误差
- 高速接口计时
- 节省空间：使用 SOIC-24 封装形式

### 应用场合

- 自动测试装备
- 可编程滤波器
- 音频应用程序
- 同步应用程序

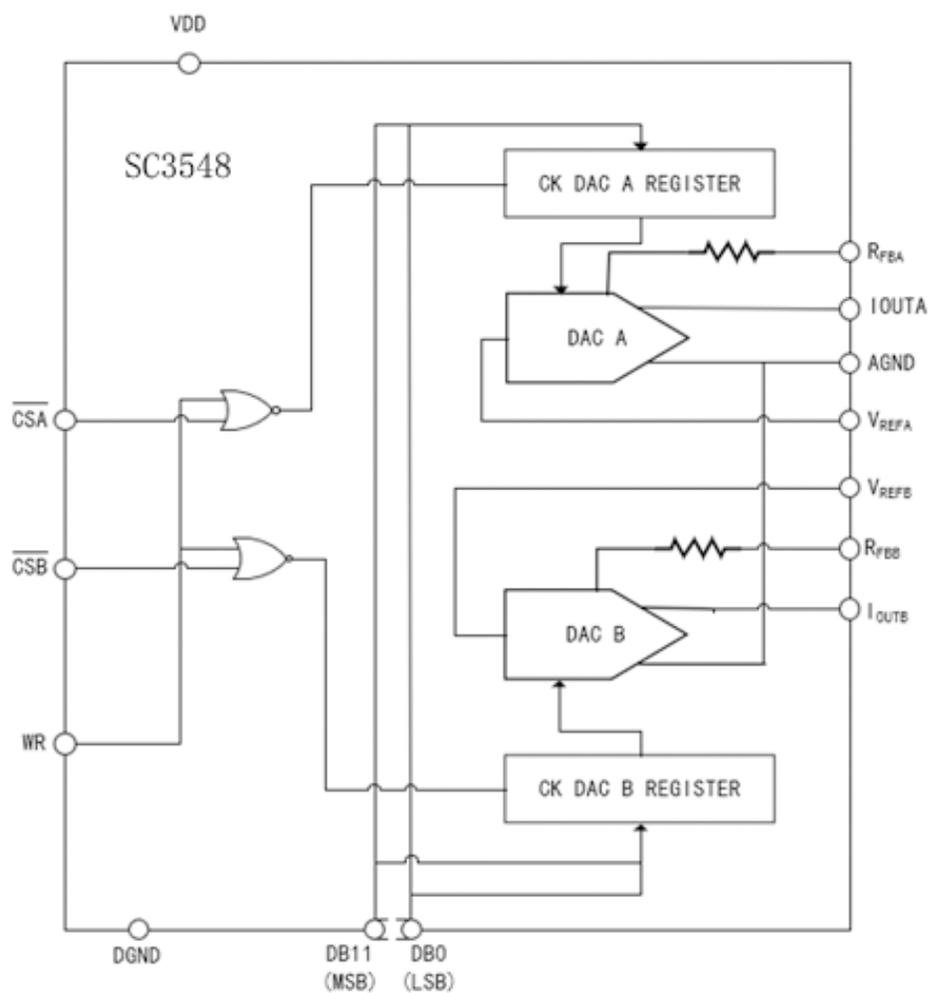


图 1 芯片模块示意图

---

## 产品概况

SC3548 是一颗双通道 12 位的 DAC。芯片上配有电平移位器、数据寄存器以及用作与微处理器连接的逻辑控制接口。

SC3548 总共有 12 个数据输入口。CSA, CSB, WR 接口控制 DAC 选择和装载。数据在上升时被锁存到 DAC 寄存器中。SC3548 的运算速度兼容的大多数微型处理器，接受 TTL, 74HC 和 5V CMOS 逻辑电平输入。

SC3548 使用四象限乘法作为计算方式，并且配置有单独的参考输入和反馈电阻。单片结构保证了热误差和增益误差踪迹表现良好。保证两个 DAC 工作在合理的温度范围内。

SC3548 是使用线性兼容 CMOS(LC<sup>2</sup>MOS)的工艺。这允许快速的数字逻辑和精密线性电路可以在集成在一片芯片内。

## 技术规格

### DAC 规格说明

$V_{DD}=12V\sim 15V$ ;  $V_{REFA}=V_{REFB}=10V$ ;  $I_{OUTA}=I_{OUTB}=AGND=0V$ ,除非另有说明,则芯片工作的温度范围在 $-40^{\circ}C$ 至 $85^{\circ}C$ 之间。

表 1 DAC 规格说明

参数	测试值	单位	测试条件
分辨率	12	Bits	
精度			保证在温度区间内 使用 RFBA, RFBB 测试 典型值为 1ppm/ $^{\circ}C$
相对精度	$\pm 1$	LSBmax	
差分非线性 (DNL)	$\pm 1$	LSBmax	
增益误差	$\pm 3$	LSBmax	
增益误差漂移 ( $\Delta Gain/\Delta Temperature$ )	$\pm 5$	ppm/ $^{\circ}C$ max	
输出漏电流			
$I_{OUTA}$	10	nAmax	
+25 $^{\circ}C$	150	nAmax	
$T_{min}$ to $T_{max}$			
$I_{OUTB}$	10	nAmax	
+25 $^{\circ}C$	150	nAmax	
$T_{min}$ to $T_{max}$			
基准电压源输入			默认输入阻抗 14k $\Omega$
输入阻抗	9 20	k $\Omega$ min k $\Omega$ max	
$V_{REFA}$ , $V_{REFB}$ 输入阻抗匹配	$\pm 3$	%max	
数字输入			$V_{IN}=V_{DD}$
$V_{IH}$	2.4	Vmin	
$V_{IL}$	0.8	Vmax	
$I_{IN}$	$\pm 1$	uAmax	
+25 $^{\circ}C$	$\pm 10$	uAmax	
$T_{min}$ to $T_{max}$			
$C_{IN}$	10	pFmax	
电源输入			
$V_{DD}$	10.8/16.5	Vmin/Vmax	
$I_{DD}$	2	mAmax	

## 交流特性

$V_{DD}=12V\sim 15V$ ;  $V_{REFA}=V_{REFB}=10V$ ;  $I_{OUTA}=I_{OUTB}=AGND=0V$ ,除非另有说明,则芯片工作的温度范围在 $-40^{\circ}C$ 至 $85^{\circ}C$ 之间。

表 2 交流特性

参数	T=25°C	T=T <sub>min</sub> 至 T <sub>max</sub>	单位
输出电流稳定时间	1.5	-	us max
数模脉冲干扰	7	-	nV-s typ
交流馈通			
V <sub>REFA</sub> to I <sub>OUTA</sub>	-70	-65	dB max
V <sub>REFB</sub> to I <sub>OUTB</sub>	-70	-65	dB max
$\Delta$ Gain/ $\Delta$ V <sub>DD</sub>	$\pm 0.01$	$\pm 0.02$	%per% max
输出电容			
C <sub>OUTA</sub>	70	70	pFmax
C <sub>OUTB</sub>	70	70	pFmax
C <sub>OUTA</sub>	140	140	pFmax
C <sub>OUTB</sub>	140	140	pFmax
通道隔离			
V <sub>REFA</sub> to I <sub>OUTB</sub>	-84	-	dB typ
V <sub>REFB</sub> to I <sub>OUTA</sub>	-84	-	dB typ
数字串扰	7	-	nV-s typ
输出噪声电压密度	25	-	$\frac{nV}{\sqrt{Hz}}$ typ
总谐波失真	-82	-	dB typ

## 开关规格

$V_{DD}=12V\sim 15V$ ;  $V_{REFA}=V_{REFB}=10V$ ;  $I_{OUTA}=I_{OUTB}=AGND=0V$ ,除非另有说明,则芯片工作的温度范围在 $-40^{\circ}C$ 至 $85^{\circ}C$ 之间。

表 3 时间特性

参数	T=25°C	T=-40°C to +85°C	T=-55°C to +125°C	单位	备注
t1	60	80	80	ns min	数据建立时间
t2	25	25	25	ns min	数据保持时间
t3	80	80	100	ns min	芯片选择写入建立时间
t4	0	0	0	ns min	芯片选择写入保持时间
t5	80	80	100	ns min	写入脉冲宽度

## 时序特性

$V_{DD}=12V\sim 15V$ ;  $V_{REFA}=V_{REFB}=10V$ ;  $I_{OUTA}=I_{OUTB}=AGND=0V$ ,除非另有说明,则芯片工作的温度范围在 $-40^{\circ}C$ 至 $85^{\circ}C$ 之间。

表 4 时序特性

$\overline{CSA}$	$\overline{CSB}$	$\overline{WR}$	功能
X	X	1	无
1	1	X	无
↑	↑	0	CSA 或 CSB 上的上升沿将数据从数据总线加载到各自的 DAC
0	1	↑	DAC A 寄存器从总线下载数据
1	0	↑	DAC B 寄存器从总线下载数据
0	0	↑	DAC A, DAC B 寄存器从总线下载数据

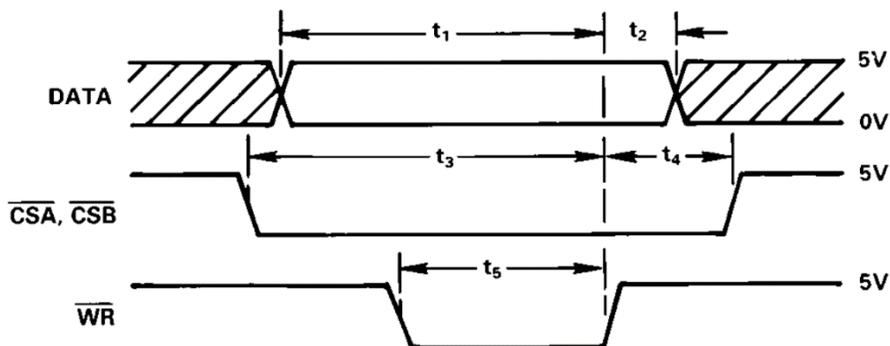


图 2 时序图

## 极限参数

表 5 最大额定参数

$V_{DD}$ to DGND	-0.3V,+17V
$V_{REFA}, V_{REFB}$ to AGND	$\pm 25V$
$V_{RFBA}, V_{RFB}$ to AGND	$\pm 25V$
Digital Input Voltage to DGND	-0.3V, 5.5V
$I_{OUTA}, I_{OUTB}$ to DGND	-0.3V, $V_{DD}+0.3V$
温度范围	
工作温度	$-40^{\circ}C - 85^{\circ}C$
存储温度	$-65^{\circ}C - +150^{\circ}C$
AGND to DGND	$\pm 0.3V$
能量耗散 ( $+75^{\circ}C$ )	450mW
导线温度	$+300^{\circ}C$

**注意:** 对以上所列的最大极限值,如果器件工作在超过此极限值的环境中,很可能对器件造成永久性破坏。在实际运用中,最好不要使器件工作在此极限值或超过此极限值的环境中。



## ESD 保护

本产品属于静电敏感器件。当拿取时，要采取合适的 ESD 保护措施，以免造成性能下降或功能失效。

### 管脚(焊盘)配置及功能说明

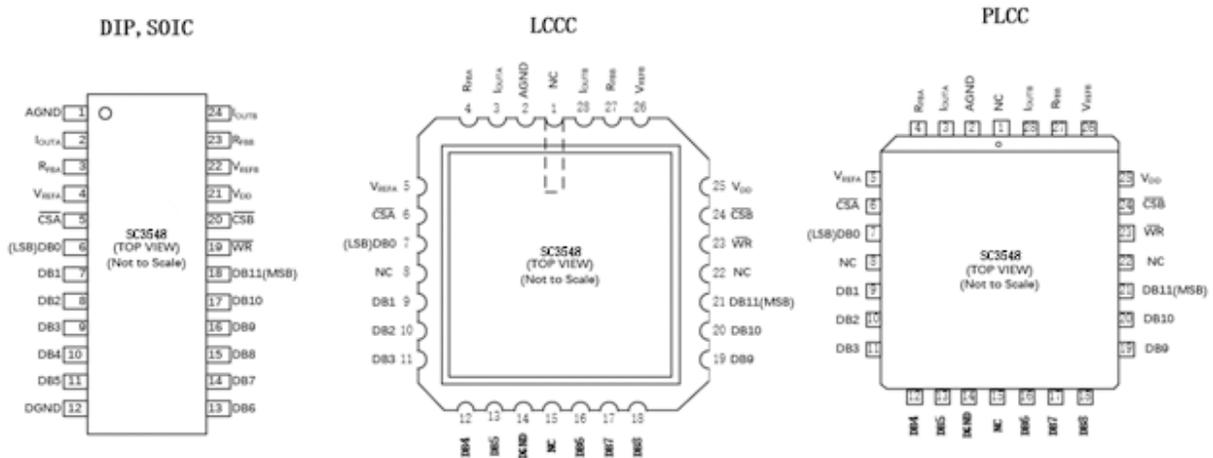


图 3 管脚（焊盘）配置

表 6 管脚定义（DIP）

PIN	引脚定义	功能
1	AGND	模拟地
2	I <sub>OUTA</sub>	DAC A 当前输出端口
3	R <sub>FBA</sub>	DAC A 的反馈电阻
4	V <sub>REFA</sub>	DAC A 的参考输入电压
5	$\overline{CSA}$	选择为 DAC A 输入数据（低电平有效）
6-18	DB0-DB11	12 个数据输出端口，DB0（LSB）-DB11(MSB)
12	DGND	数字地
19	$\overline{WR}$	写入数据
20	$\overline{CSB}$	选择为 DAC B 输入数据（低电平有效）
21	V <sub>DD</sub>	输入电压，常为 12V~15V
22	V <sub>REFB</sub>	DAC B 的参考输入电压
23	R <sub>FBB</sub>	DAC B 的反馈电阻
24	I <sub>OUTB</sub>	DAC B 当前输出端口

## 典型曲线

$V_{DD}=12V\sim 15V$ ;  $V_{REFA}=V_{REFB}=10V$ ;  $I_{OUTA}=I_{OUTB}=AGND=0V$ 。

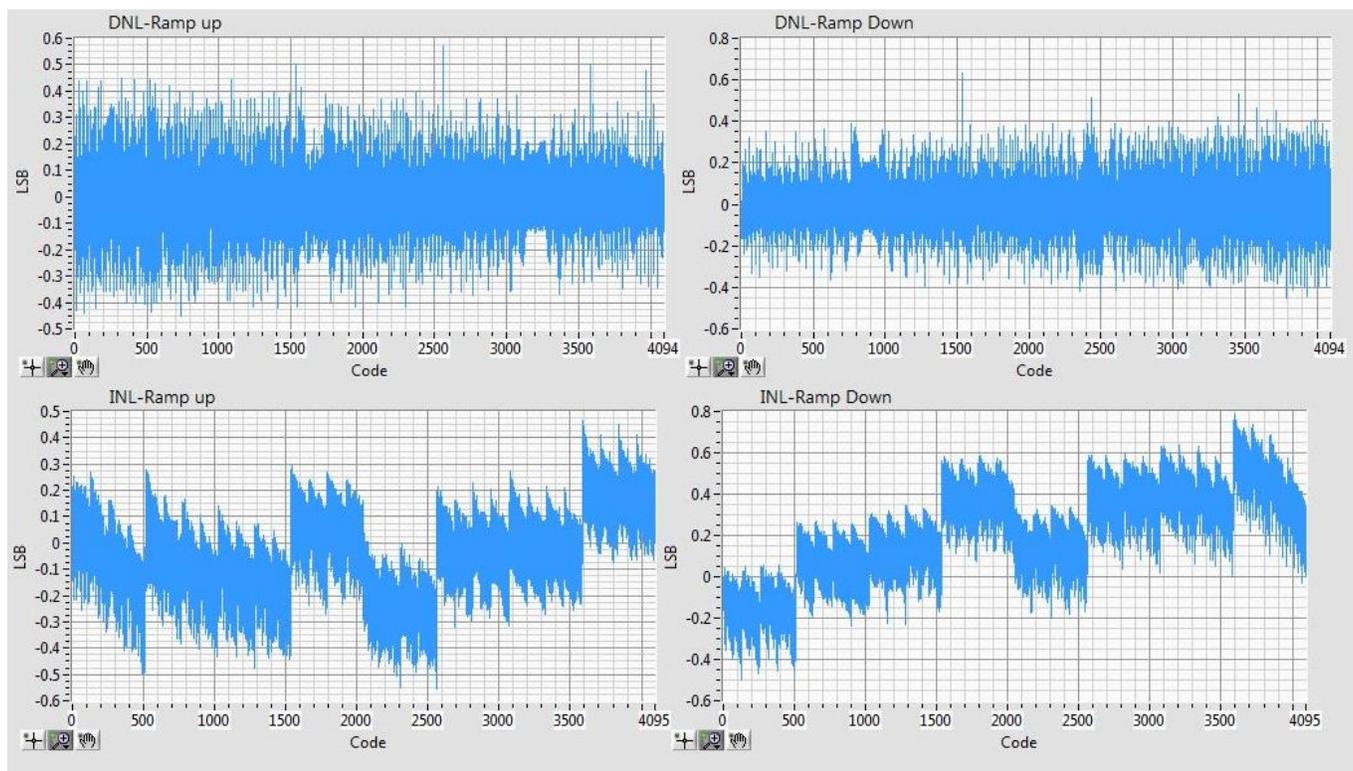


图 4 DNL 与 INL 误差

## 电路信息

### D/A 节

SC3548 内置两个相同的 12 位乘法 D/A 转换器。每个 DAC 由一个高度稳定的 R-2R 梯形图和 12 个 N 沟道电流转向开关组成。图 5 所示为 DAC A 的简化 D/A 电路。在 R-2R 梯形图中，二进制加权电流在  $I_{OUTA}$  和 AGND 之间引导。无论开关状态如何，流经每个梯形桥段的电流都是恒定的。反馈电阻  $R_{FBA}$  与运算放大器（见图 7 和图 8）一起使用，将  $I_{OUTA}$  中流动的电流转换为电压输出。

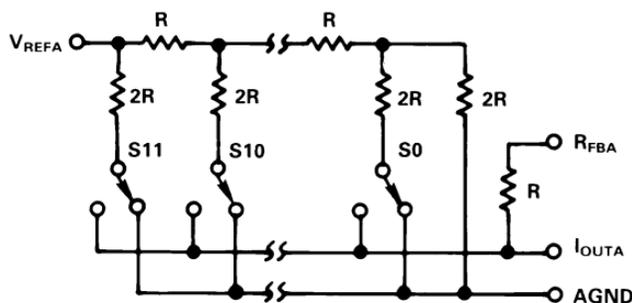


图 5 DACA 的模拟电路图

### 等效电路分析

图 6 显示了 SC3548 中其中一个 D/A 转换器 (DAC A) 的等效电路。可以为 DACB 绘制类似的等效电路。请注意, AGND 对于 DAC A 和 DAC B 都是通用的。

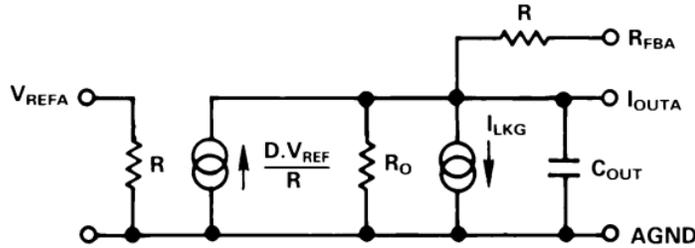


图 6 DACA 的等效模拟电路

$C_{OUT}$  是 N 沟道开关产生的输出电容, 使用数字输入码时, 输出电容在约 50pF 至 150pF 之间变化。电流源  $I_{LKG}$  由表面和结漏组成, 大约每 10°C 翻一番。 $R_O$  是器件的等效输出电阻, 随输入码而变化。

### 数字电路信息

数字输入设计为 TTL 和 5V CMOS 兼容。所有逻辑输入均为静态保护 MOS 门, 典型输入电流小于 1nA。

### 单极二元运算 (2 象限乘法)

图 7 所示为单极性二进制操作的电路图。利用交流输入, 该电路执行 2 象限乘法。图 4 的代码表在表 7 中给出。

运算放大器 A1 和 A2 可以采用单封装 (AD644、AD712) 或单独的封装 (AD544、AD711、AD OP-27)。电容 C1 和 C2 提供相位补偿, 有助于在使用高速运算放大器时防止过冲和振铃。

对于零点失调调整, 适当的 DAC 寄存器加载所有 0, 放大器失调调整, 使  $V_{OUTA}$  或  $V_{OUTB}$  为 0V。满量程微调是通过在 DAC 寄存器上加载所有 1 并调整 R1 (R3) 以使  $V_{OUTA}$  ( $V_{OUTB}$ ) =  $V_{IN}$  (4095/4096) 来完成的。对于高温操作, 电阻器和电位计应具有较低的温度系数。在许多应用中, 由于 SC3548 具有出色的增益 T.C.和增益误差规格, 因此无需调整增益误差。在固定基准应用中, 也可以通过省略 R1、R2、R3、R4 和微调基准电压幅值来调整满量程。

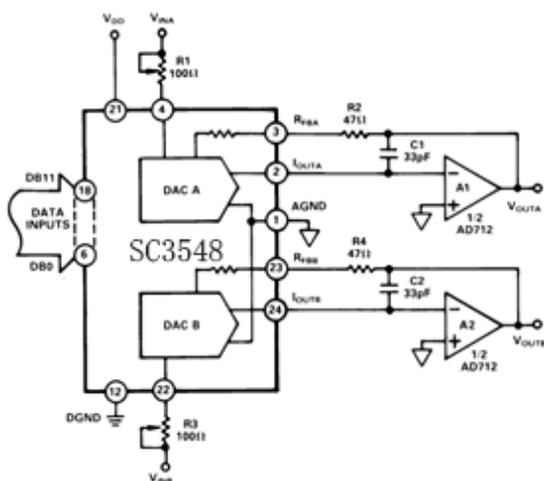


图 7 SC3548 单极二元运算

表 7 图 3 电路的单极二进制代码表

DAC 寄存器中的二进制数		模拟输出 $V_{OUTA}$ 或 $V_{OUTB}$
MSB	LSB	
1111	1111 1111	$-V_{IN}(4095/4096)$
1000	0000 0000	$-V_{IN}(2048/4096)=-1/2V_{IN}$
0000	0000 0001	$-V_{IN}(1/4096)$
0000	0000 0000	0V

### 双极性操作（四象限乘法）

推荐的双极性工作电路图如图 8 所示。使用偏移二进制编码。

将适当的 DAC 寄存器加载到 1000 0000 0000 后，调整 R1（R3），使  $V_{OUTA}$ （ $V_{OUTB}$ ）= 0V。或者，可以省略 R1，R2（R3，R4），并且 R6，R7（R9，R10）的比率因  $V_{OUTA}$ （ $V_{OUTB}$ ）= 0V 而变化。满量程微调可以通过调整  $V_{IN}$  的振幅或改变 R5（R8）的值来完成。

如果不使用 R1，R2（R3，R4），则电阻 R5，R6，R7（R8，R9，R10）的比率应与 0.01% 匹配，以确保增益误差性能符合数据手册规格。在很宽的温度范围内工作时，重要的是电阻器必须具有相同的型号，以便它们的温度系数相匹配。图 8 的代码表在表 8 中给出。

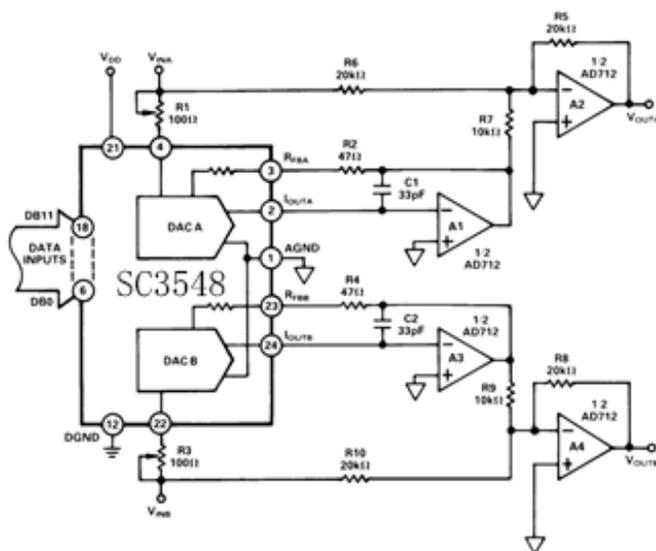


图 8 双极性操作（偏移二进制编码）

表 8 图 8 中偏移二进制电路的双极性代码表

DAC 寄存器中的二进制数		模拟输出 $V_{OUTA}$ 或 $V_{OUTB}$
MSB	LSB	
1111	1111 1111	$+V_{IN}(2047/2048)$
1000	0000 0001	$+V_{IN}(1/2048)$
1000	0000 0000	0V
0111	1111 1111	$-V_{IN}(1/2048)$
0000	0000 0000	$-V_{IN}(2048/2048) = -V_{IN}$

## 应用

### 可编程状态变量滤波器

图 9 所示电路提供三种滤波器输出：低通、高通和带通。它被称为状态变量滤波器，图 9 所示的特定版本使用两个 SC3548 来控制关键参数  $f_o$ 、 $Q$  和  $A_o$ 。该电路不使用多个固定电阻，而是使用 DAC 等效电阻作为电路元件。因此，图 9 中的 R1 由加载到 SC3548 的 DAC A 的 12 位数字字控制。R2、R3 和 R4 也是如此。固定电阻 R5 是反馈电阻， $R_{FBB}$ 。

直流电抗硅等效电阻,  $R_{eq} = 4096 \times R_{LAD} / N$

$R_{LAD}$  = DAC 梯形电阻,  $N = \text{DAC 十进制数字代码} (0 < N < 4095)$

在图 9 的电路中:  $C1 = C2, R7 = R8, R3 = R4$ , 谐振频率  $f_o = 1 / (2\pi R3 C1)$ ,

质量因素  $Q = (R6 \cdot R2) / (R8 \cdot R5)$ , 带通增益  $A_o = (-R2) / R1$

由图 9 中所示的值,  $Q$  范围为 0.3 至 5,  $f_o$  范围为 0 至 12kHz

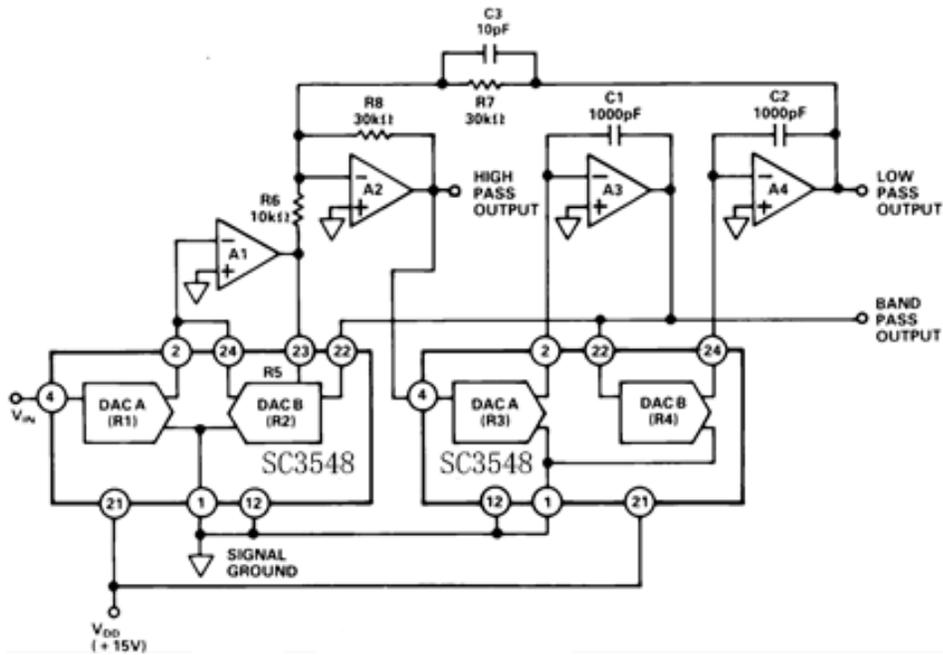


图 9 可编程状态变量滤波器

### 单电源应用

SC3548 的 DAC A 和 DAC B 具有端接电阻，这些电阻连接到器件内的 AGND 线路。这种配置非常适合单电源供电，因为 AGND 可能偏置在 DGND 和 V<sub>DD</sub> 之间的任何电压。图 10 所示电路通过相对于 DGND 偏置 AGND 至 +5V 来提供两个 +5V 至 +10V 模拟输出，DGND 在本例中也是系统接地。两个 DAC 基准输入也连接到系统地。

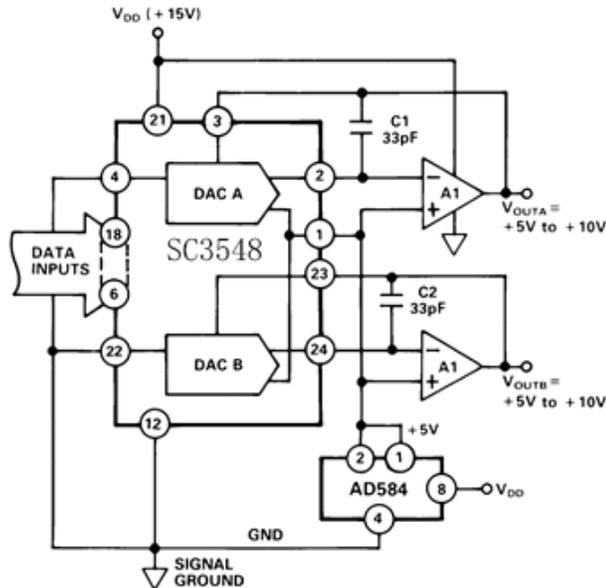


图 10 SC3548 单电源操作

每个通道的传递函数为： $V_{OUT}=5V(1+R_{FB}/R_{EQ})$

将所有 0 加载到 DAC 时， $R_{EQ}=x$  且  $V_{OUT}=+5V$ ，所有 1 加载到 DAC 时， $R_{EQ} = R_{LADDER}=R_{FB}$  和  $V_{OUT} = +10V$ 。

图 11 显示了在电压开关模式下连接的 SC3548 的两个 DAC。为了在使用此电路时优化性能， $V_{IN}$  必须在 0 至 +1.25V 范围内，并且输出缓冲。 $V_{IN}$  必须由低阻抗源（例如缓冲放大器）驱动。图 12 显示了差分线性度如何随着  $V_{IN}$  的增加而降低

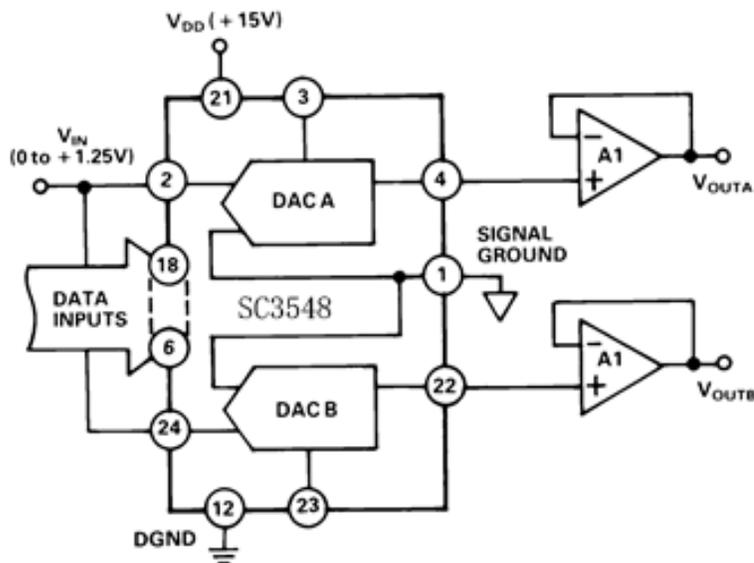


图 11 SC3548 工作在单电源，电压开关模式

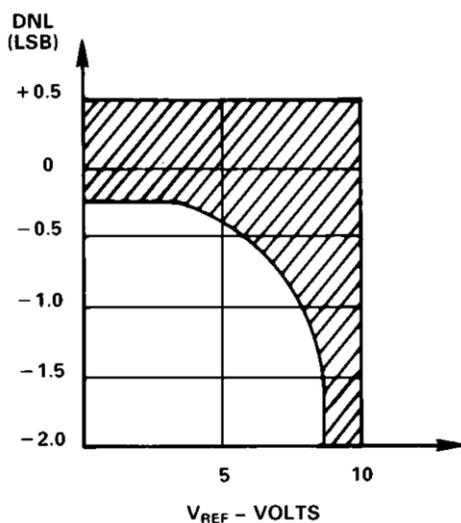


图 12 图 11 所示电路的差分非线性度与基准电压的关系，阴影区域显示了通常出现的差分非线性值范围

## 应用提示

**输出失调：**图 7 和图 8 等电路中的 CMOS D/A 转换器具有与代码相关的输出电阻，这反过来又会在放大器的输出端产生与代码相关的误差电压。该误差的最大幅度（增加了 D/A 转换器的非线性度）取决于  $V_{OS}$ ，其中  $V_{OS}$  是放大器的输入失调电压。为了保持指定的操作，建议在工作温度范围内  $V_{OS}$  不大于  $(25 \times 10^{-6})(V_{REF})$ 。合适的运算放大器包括 AD711C 及其双通道版本 AD712C。这些运算放大器具有宽带宽和高压摆率，推荐用于宽带宽交流应用。AD711/AD712 设置为 0.01% 时的典型时间为  $1\mu s$ 。

**温度系数：**SC3548 的增益温度系数的最大值为  $5\text{ppm}/^\circ\text{C}$ ，典型值为  $1\text{ppm}/^\circ\text{C}$ 。这对应于在  $100^\circ\text{C}$  温度范围内分别为 2LSB 和 0.4LSB 的最坏情况增益偏移。如图 7 所示，当使用微调电阻 R1（R3）和 R2（R4）来调整满量程范围时，还应考虑 R1（R3）和 R2（R4）的温度系数。

**高频注意事项：**SC3548 输出电容与放大器反馈电阻配合使用，为开环响应增加一个极点。这可能会导致振铃或振荡。通过添加一个与反馈电阻并联的相位补偿电容器，可以恢复稳定性。如图 7 和图 8 中的 C1 和 C2 所示。

**馈通：**SC3548 的动态性能取决于输出放大器的增益和相位稳定性，以及 PC 板布局 and 去耦元件的最佳选择。图 13 所示为图 7 建议的印刷电路布局，在乘法应用中，该布局最大限度地减少了从  $V_{REFA}$ 、 $V_{REFB}$  到输出的馈通。

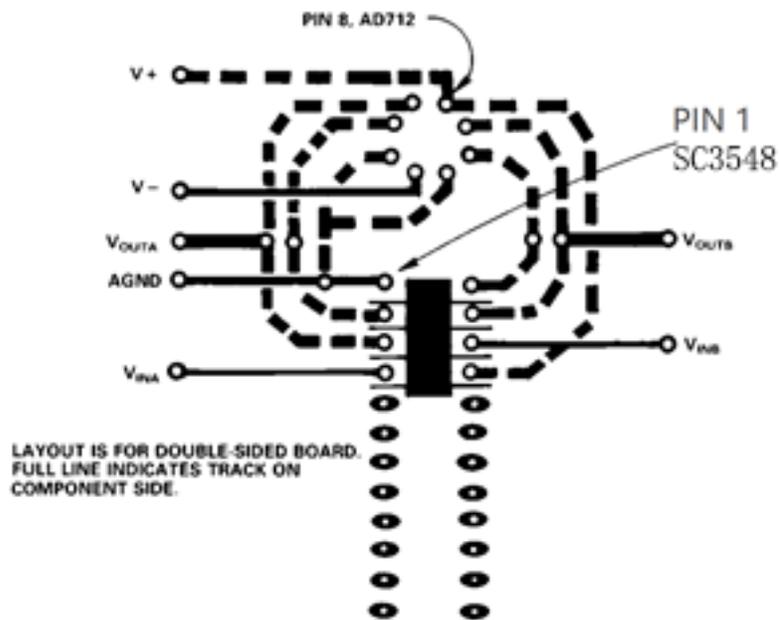


图 13 图 7 电路的建议布局

## 微处理器接口

SC3548 设计用于轻松连接 16 位微处理器。图 14 和图 15 显示了两个最流行的 16 位微处理器的接口电路：8086 和 68000。请注意，所需的外部逻辑量极少。

由于数据被加载到 WR 上升沿的 DAC 寄存器中，因此消除了无效数据临时加载到 DAC 的可能性。这大大简化了接口电路设计。

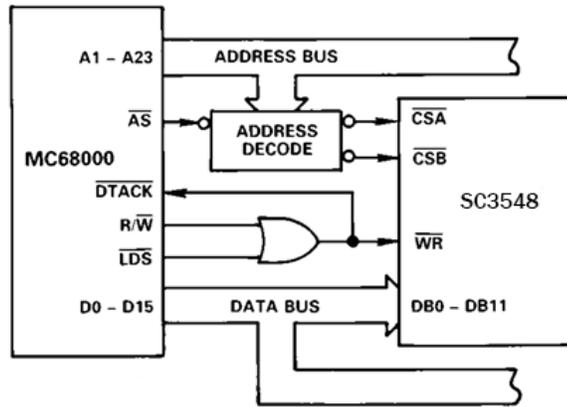


图 14 SC3548-MC68000 接口

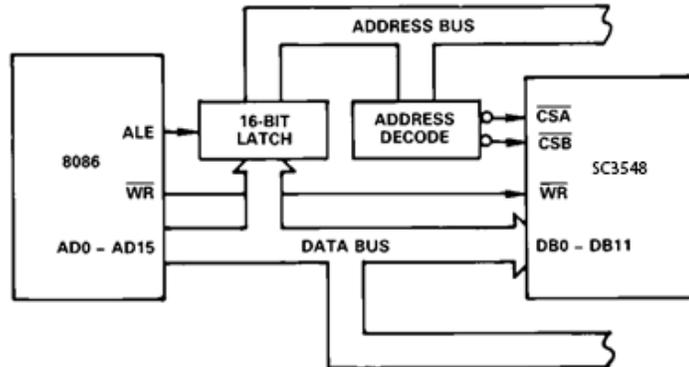


图 15 SC3548-8086 接口

## 订购信息

物料编号	温度范围	封装类型	包装形式
SC3548GAOUMX	-40~85℃	SOIC-24	Tube

注：根据客户需求可以定制封装

## 外形尺寸

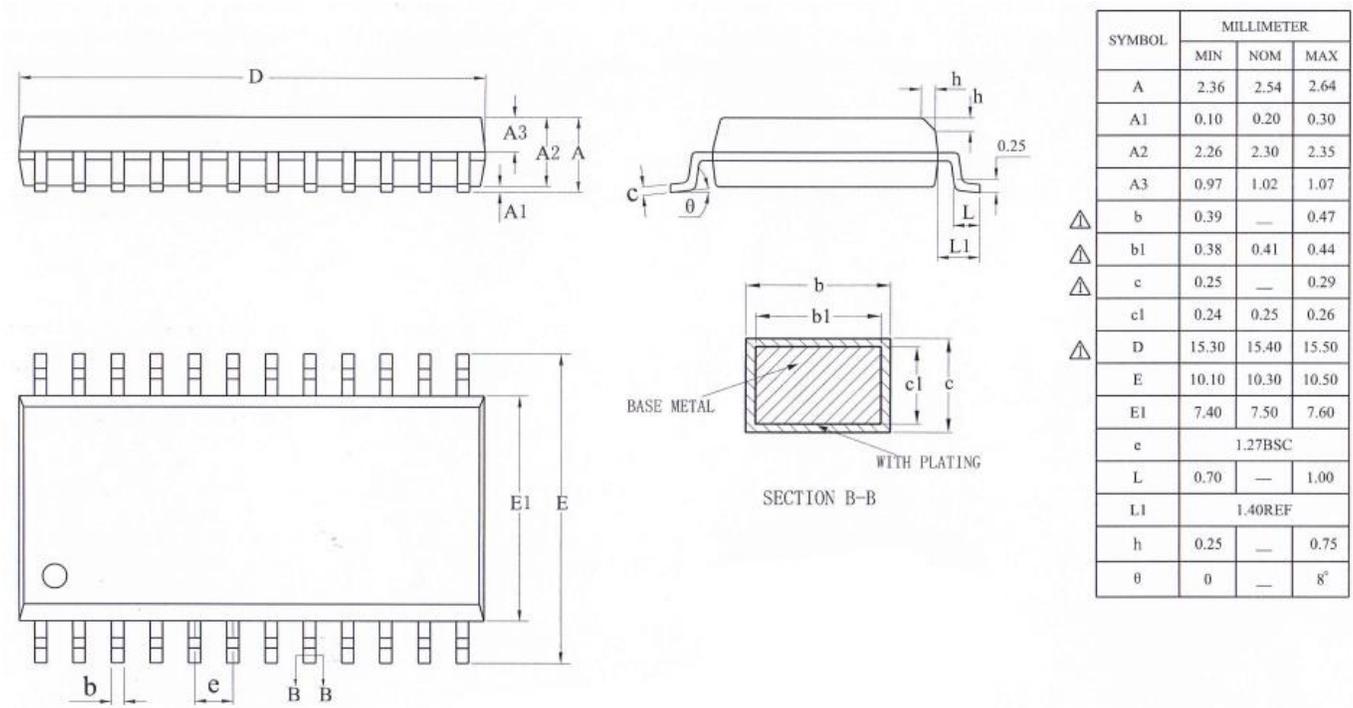


图 16 24 脚 SOIC 封装尺寸图